

نام :
نام خانوادگی :
محل امضاء :



صبح جمعه

۹۲/۱۲/۱۶

دفترچه شماره (۱)



جمهوری اسلامی ایران
وزارت علوم، تحقیقات و فناوری
سازمان سنجش آموزش کشور

اگر دانشگاه اصلاح شود مملکت اصلاح می‌شود.
امام خمینی (ره)

آزمون ورودی
دوره‌های دکتری (نیمه متمرکز) داخل
سال ۱۳۹۳

مجموعه مهندسی برق (۱)
الکترونیک (کد ۲۳۰۱)

مدت پاسخگویی: ۱۵۰ دقیقه

تعداد سؤال: ۴۵

عنوان مواد امتحانی، تعداد و شماره سؤالات

ردیف	مواد امتحانی	تعداد سؤال	از شماره	تا شماره
۱	مجموعه دروس تخصصی (الکترونیک ۲ - مدارهای مجتمع خطی، تئوری و تکنولوژی ساخت)	۴۵	۱	۴۵

اسفندماه سال ۱۳۹۲

این آزمون نمره منفی دارد.

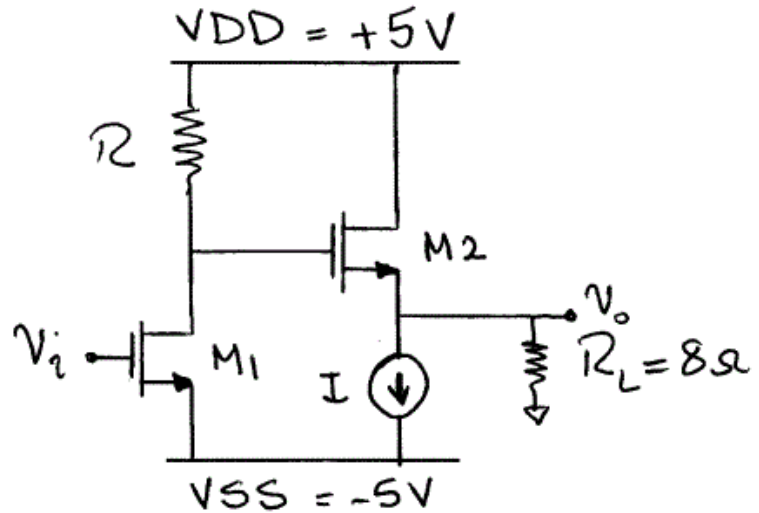
استفاده از ماشین حساب مجاز نمی‌باشد.

حق چاپ، تکثیر و انتشار سؤالات به هر روش (الکترونیکی و ...) پس از برگزاری آزمون، برای تمامی اشخاص حقیقی و حقوقی آنها با مجوز این سازمان مجاز می‌باشد و با متخلفین برابر مقررات رفتار می‌شود.

۱- در مدار تقویت کننده توان شکل زیر مقدار جریان I بر حسب آمپر چقدر باید باشد تا حداکثر سوئیچ مثبت ولتاژ خروجی (V_0) برابر ۲ ولت باشد؟

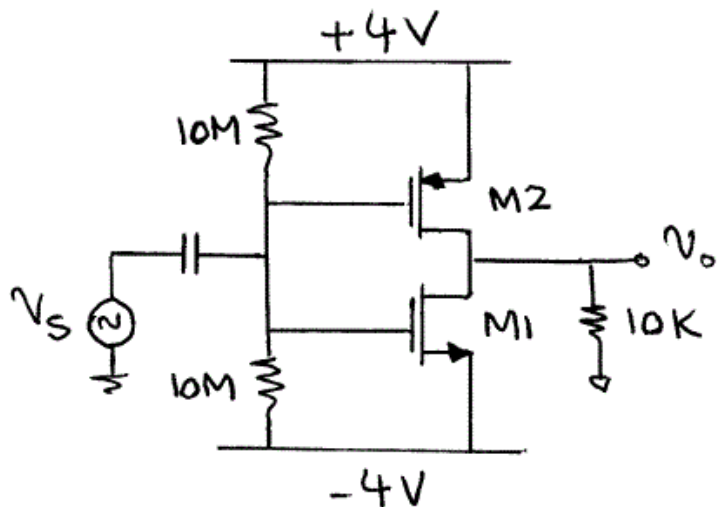
$$V_T = 1V$$

$$\mu_n C_{ox} \frac{W}{L} = 0.5 \frac{A}{V^2}$$



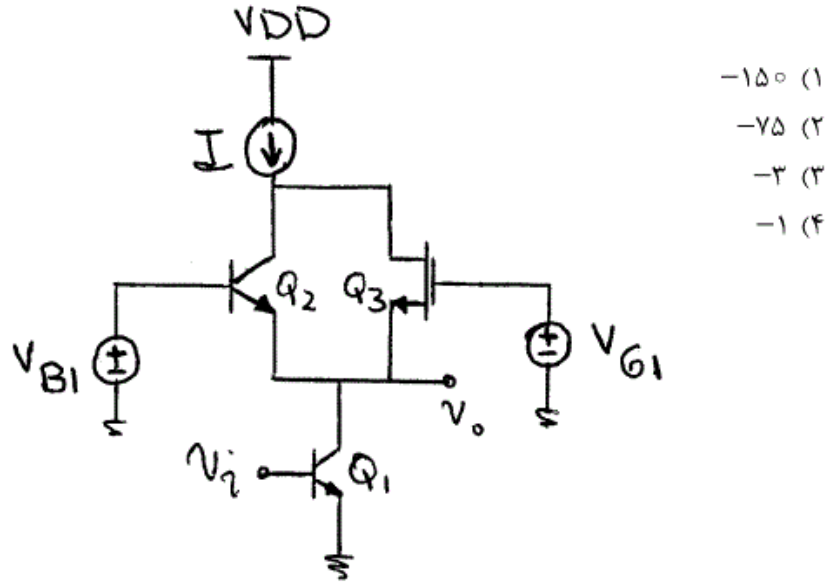
$\frac{1}{2}$ (۲)	$\frac{1}{4}$ (۱)
$\frac{7}{4}$ (۴)	$\frac{3}{4}$ (۳)

۲- در مدار زیر M_1 و M_2 (ماسفت) نوع ارتقایبی و دارای $|V_T| = 2V$ و $\mu_n C_{ox} = 1 \frac{mA}{V^2}$ هستند. بهره ولتاژ سیگنال کوچک چند است؟



-۲۰ (۲)	-۴۰ (۱)
+۲۰ (۴)	صفر (۳)

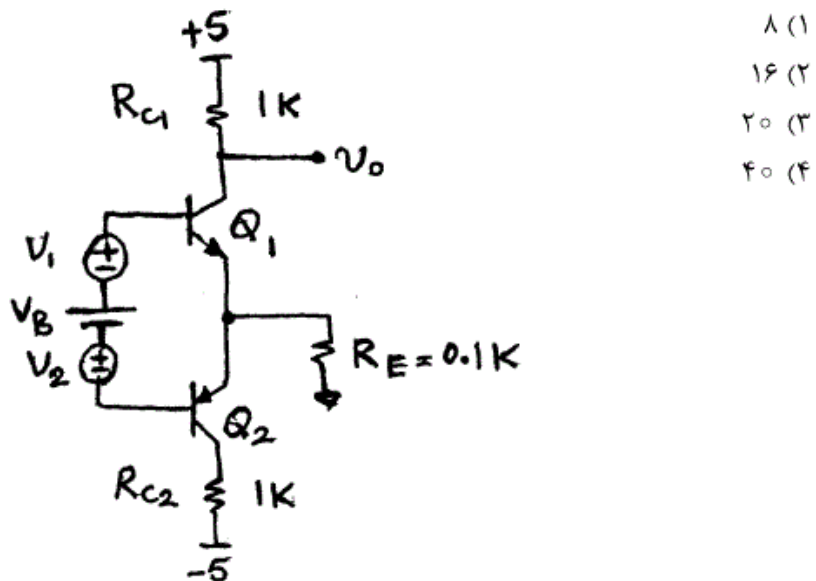
۳- در مدار تقویت کننده شکل زیر، منبع جریان ایده آل است و V_{B1} و V_{G1} به صورتی انتخاب شده اند که ترانزیستورهای BJT در ناحیه فعال و ترانزیستورهای MOSFET در ناحیه اشباع بایاس شده باشند. بهره ولتاژ $\frac{V_o}{V_i}$ چقدر است؟



- (۱) -۱۵۰
- (۲) -۷۵
- (۳) -۳
- (۴) -۱

$g_{m1} = 15 \text{ ms}$ ، $g_{m2} = 10 \text{ ms}$ ، $g_{m3} = 5 \text{ ms}$ ، $\beta = 100$ ، $r_o = 10 \text{ k}\Omega$

۴- در مدار شکل زیر، V_1 و V_2 منابع سیگنال کوچک با دامنه یکسان و برابر V_i می باشند. ولتاژ V_B طوری انتخاب شده تا جریان Q_1 و Q_2 برابر 1 mA باشد، اندازه بهره ولتاژ $\frac{V_o}{V_i}$ چقدر است؟ ($V_{th} = 25 \text{ mV}$ ، $|V_H| = \infty$)



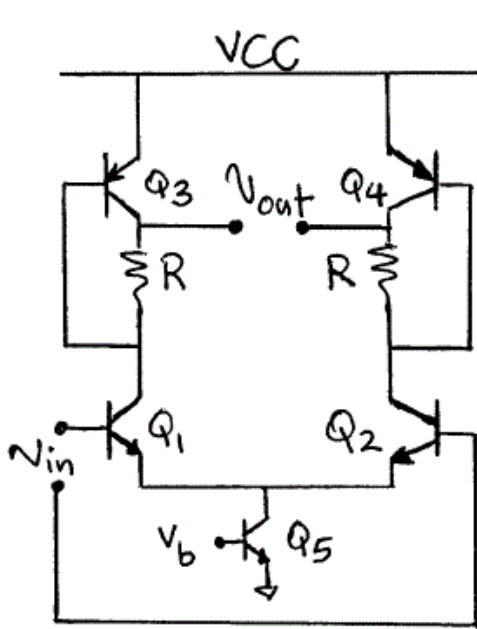
- (۱) ۸
- (۲) ۱۶
- (۳) ۲۰
- (۴) ۴۰



۵- در مدار داده شده، مقدار بهره‌ی $A_v = \frac{V_{out}}{V_{in}}$ چند است؟

$g_{m_{1,2}} = 1 \text{ ms} , \beta = 100 , r_{\pi_{3,4}} = 1 \text{ k}\Omega$

$R = 100 \Omega , r_{o_1} = r_{o_2} = r_{o_3} = r_{o_4} = 50 \text{ k}\Omega$



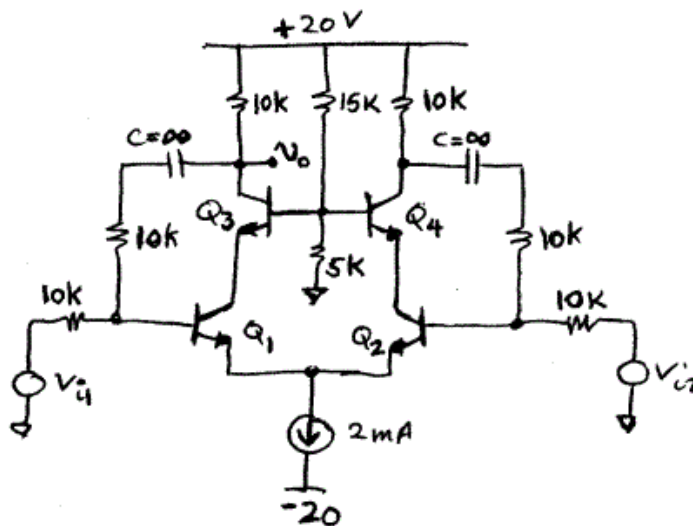
- (۱)
- (۲) ۲۵۰
- (۳) ۵۰۰
- (۴) ∞

۶- در تقویت‌کننده تفاضلی زیر اگر $CMRR = \frac{\left| \frac{V_o}{V_{id}} \right|}{\left| \frac{V_o}{V_{ic}} \right|}$ باشد، مقدار CMRR به

کدام گزینه نزدیک‌تر است؟

توجه: مقاومت داخلی منبع جریان 250 k است و $\beta = 100$

- (۱) ۱
- (۲) ۱/۵
- (۳) ۴۰۰۰
- (۴) ۶۷۰۰



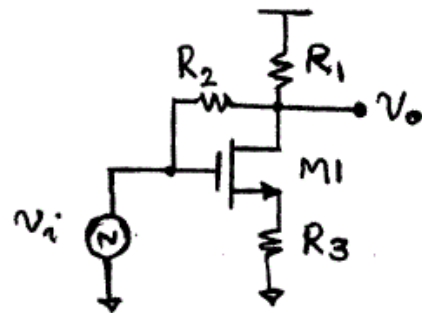
۷- در مدار شکل زیر، ترانزیستور در ناحیه اشباع بایاس شده است. بهره ولتاژ $\frac{V_o}{V_i}$ چقدر است؟

$$g_m = 2 \text{ ms}, \lambda = 0$$

$$R_2 = 0.5 \text{ k}\Omega$$

$$R_2 = 1 \text{ k}\Omega$$

$$R_1 = 4 \text{ k}\Omega$$



۴ (۱)

۱/۶ (۲)

۰/۸ (۳)

۰ (۴)

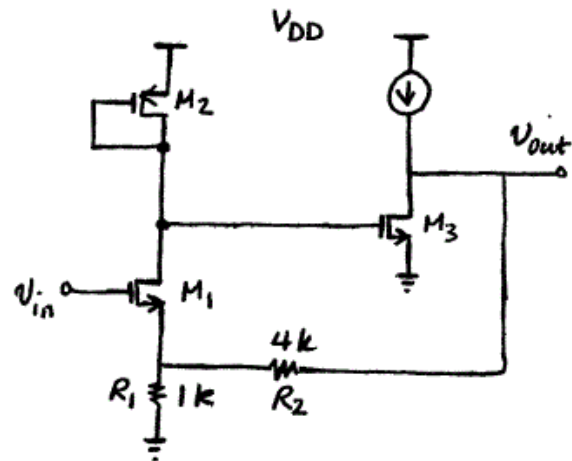
۸- در مدار شکل زیر همه ترانزیستورها در ناحیه اشباع بایاس شده‌اند و منبع

جریان ایده‌آل است. مقدار بهره ولتاژ $\frac{V_{out}}{V_{in}}$ آن تقریباً برابر است با:

$$g_{m1} = 5 \text{ ms}$$

$$g_{m2} = g_{m3} = 1 \text{ ms}$$

$$r_{ds} = \infty$$



۲ (۱)

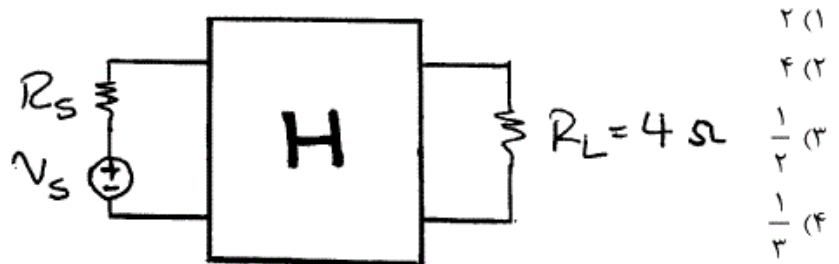
۲/۵ (۲)

۴ (۳)

۵ (۴)

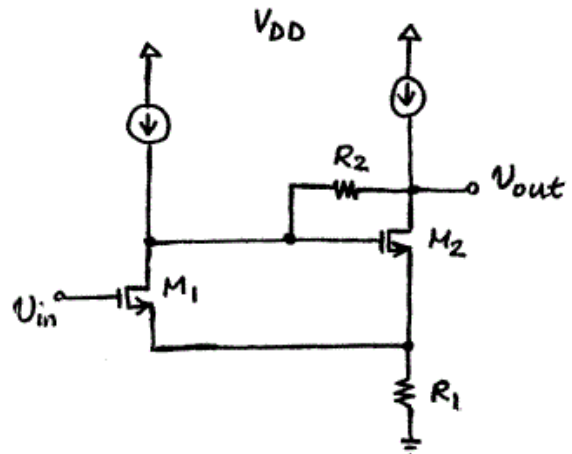
۹- شبکه زیر دارای مدل هیبرید با $H = \begin{bmatrix} h_{ie} & h_{re} \\ h_{fe} & h_{oe} \end{bmatrix} = \begin{bmatrix} 3 & 1 \\ 1 & 4 \end{bmatrix}$ است. برای

اینکه بیشترین توان به مقاومت R_L برسد، مقدار مقاومت R_S چند اهم است؟



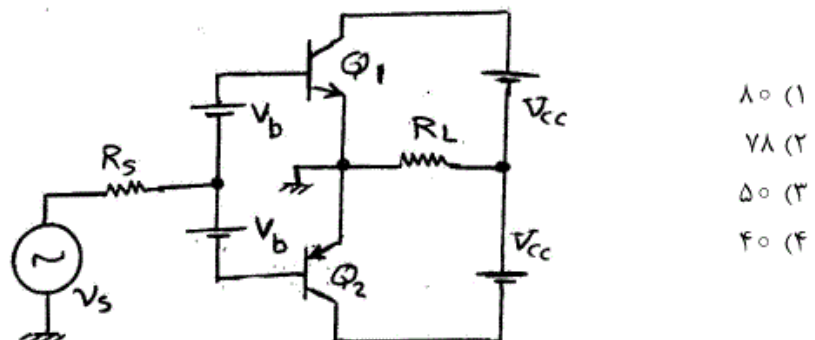
۱۰- در مدار شکل زیر همه ترانزیستورها در ناحیه اشباع بایاس شده‌اند و منابع جریان ایده‌آل هستند. از اثر بدنه و مدولاسیون طول کانال ترانزیستورها صرف نظر می‌گردد. به ازای چه مقداری از مقاومت R_1 این مدار پایدار است؟

$g_{m1} = 10 \text{ ms}$
 $g_{m2} = 5 \text{ ms}$
 $R_T = 400 \Omega$



- $R_1 < 200 \Omega$ (۲) $R_1 < 100 \Omega$ (۱)
 $R_1 < 400 \Omega$ (۴) $R_1 < 300 \Omega$ (۳)

۱۱- در تقویت کننده شکل زیر با فرض: $V_{cc} = 24 \text{ V}$ ، $R_L = 8 \Omega$ اگر جریان مصرفی DC از هر منبع 0.5 A باشد، راندمان مدار تقریباً چند درصد می‌باشد؟



-۱۲

در مدار داده شده حداکثر راندمان توان به کدام گزینه نزدیک تر است؟
برای ترانزیستورهای JFET : $I_{DSS} = 2 \text{ mA}$ و حداقل افت ولتاژ روی آن‌ها 0.2 V است.

$$|V_{BE(on)}| = 0.7 \text{ V} , |V_{CE(sat)}| = 0.2 \text{ V}$$

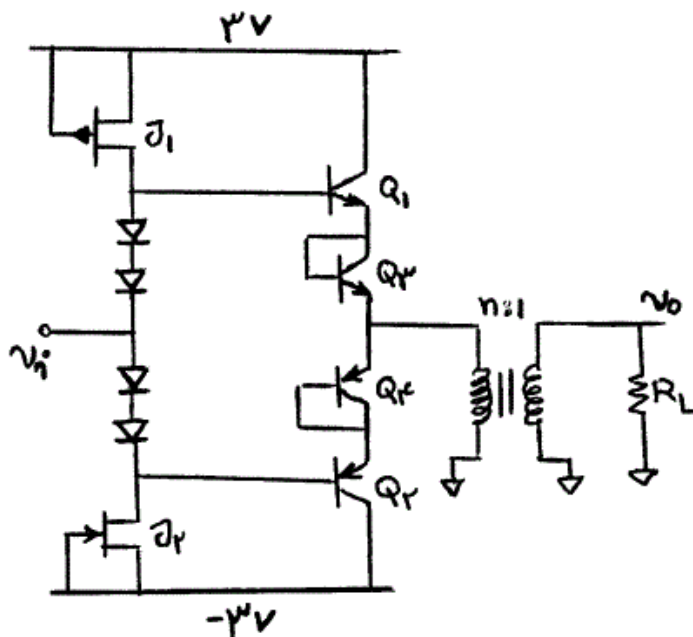
$$R_L = 2.5 \Omega , \beta = 69$$

(۱) ۷.۲۲

(۲) ۷.۲۷

(۳) ۷.۱۷

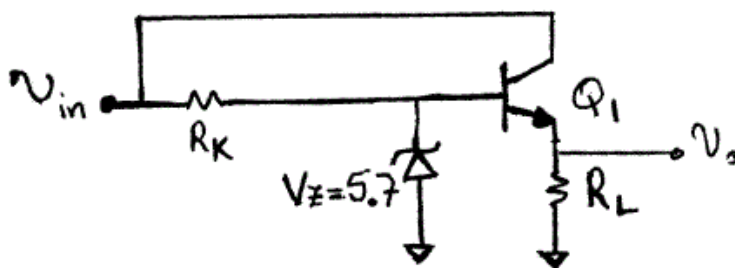
(۴) ۷.۱۲



-۱۳

در تنظیم کننده ولتاژ شکل زیر هر دوی ترانزیستور و دیود زنر از جنس سیلیکون می‌باشند و ولتاژ V_{in} ورودی بین 9 V تا 12 V تغییر می‌کند. R_k چند اهم باشد تا به ازای $R_L = \infty$ مدار آسیب نبیند. می‌نیم مقدار R_L برای اینکه مدار درست عمل کند، چند اهم خواهد بود؟

$$I_{z \max} = 11 \text{ mA} , I_{z \min} = 1 \text{ mA} , \beta = 50$$



$$R_k = 572 , R_{L \min} = 10 \quad (1)$$

$$R_k = 300 , R_{L \min} = 10 \quad (2)$$

$$R_k = 300 , R_{L \min} = 21 \quad (3)$$

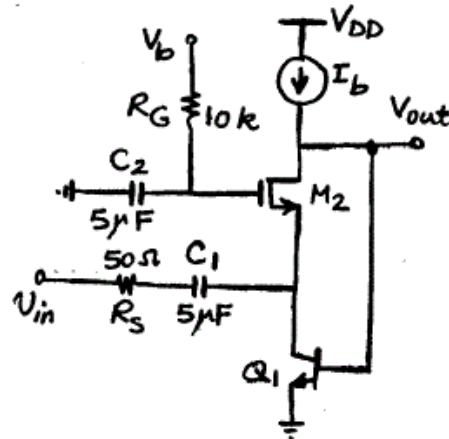
$$R_k = 572 , R_{L \min} = 21 \quad (4)$$

۱۴- در مدار شکل زیر همه ترانزیستورها در ناحیه فعال بایاس شده‌اند و منبع جریان I_B ایده‌آل است. مقدار فرکانس قطع -3 dB پایین بهره ولتاژ آن برحسب

$\frac{\text{krad}}{\text{s}}$ ، کدام است؟

$g_{m1} = 2\text{ ms} , g_{m2} = 1\text{ ms}$

$r_{o1} = r_{ds2} = \infty , \beta = 19$

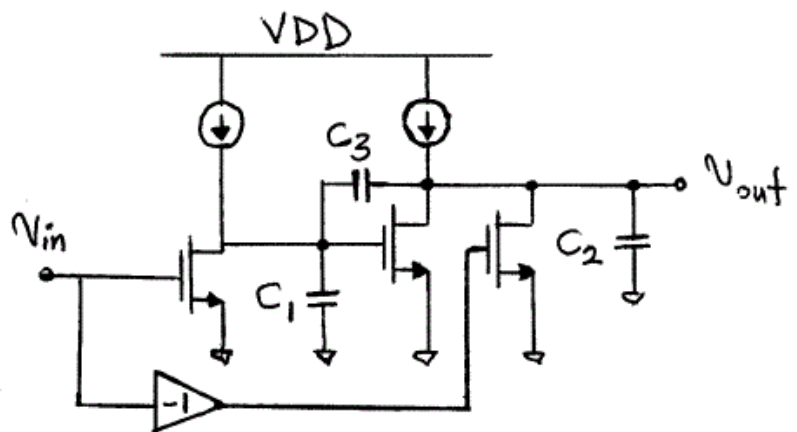


- (۱) ۴
- (۲) ۳
- (۳) ۲
- (۴) ۱

۱۵- فرکانس صفر تابع تبدیل $A_v = \frac{V_{out}}{V_{in}}$ مدار زیر چند $\frac{\text{Grad}}{\text{s}}$ است؟

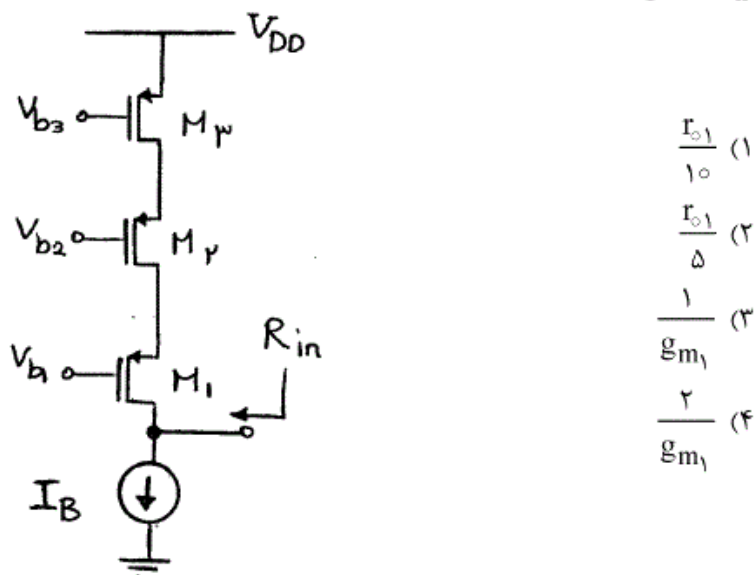
از مقاومت خروجی ترانزیستورها صرف‌نظر شود.

$g_m = 10\text{ ms} , C_1 = 100\text{ fF} , C_2 = 500\text{ fF} , C_3 = 20\text{ fF}$

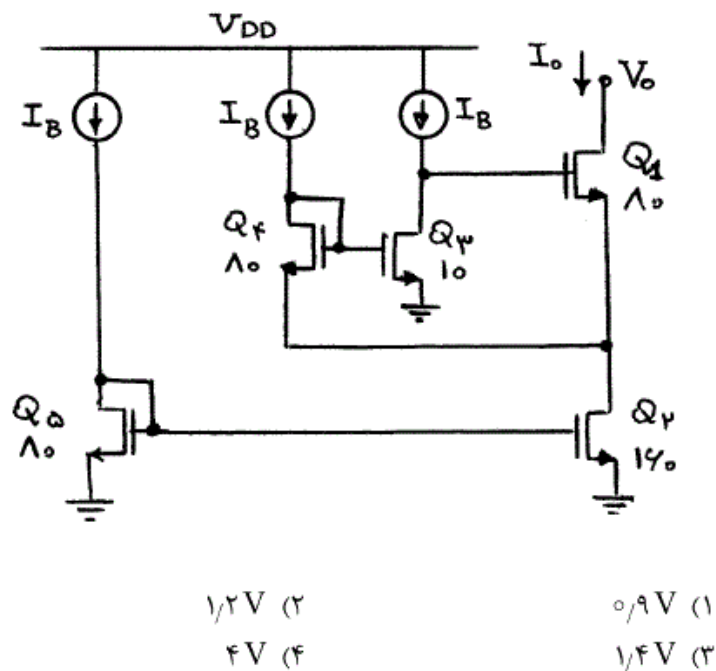


- (۱) -100
- (۲) -50
- (۳) $+500$
- (۴) صفر ندارد.

۱۶- در مدار شکل زیر، ولتاژ Over drive ترانزیستور M_1 ، 0.4 برابر ولتاژ Over drive ترانزیستور M_2 و M_3 می باشد. اگر منبع جریان ایده‌ال فرض شود، مقدار مقاومت ورودی (R_{in}) به کدام گزینه نزدیک تر است؟
 $\gamma = 0$ و $\lambda_P = 2\lambda_n$



۱۷- در شکل زیر، نسبت $\frac{W}{L}$ ترانزیستورها مشخص شده است. اگر ولتاژ Over drive ترانزیستور Q_1 برابر 0.5 ولت باشد، حداقل ولتاژ خروجی V_o برای کارکرد صحیح آینه جریان به کدام گزینه نزدیک تر است؟
 $(V_T = 1V, \lambda = \gamma = 0)$

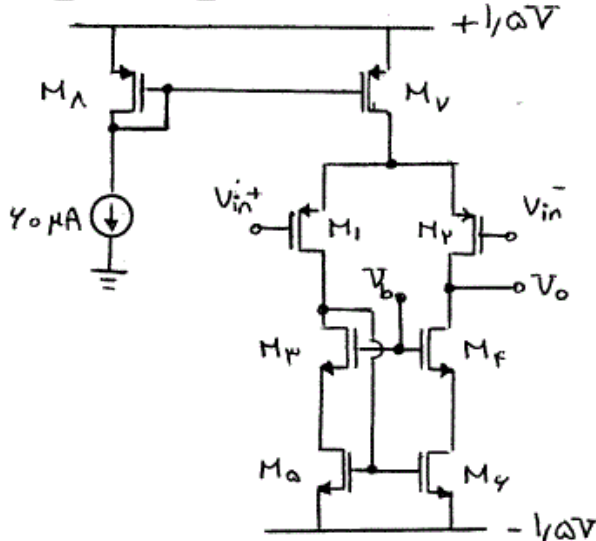


۱۸- در مدار زیر اندازه ولتاژ V_b و ولتاژ DC خروجی (V_{oDC}) برای داشتن سوئیچینگ متقارن چقدر است؟

$$V_T = 0.5V, \mu_n C_{ox} = 160 \frac{\mu A}{V^2}, \mu_p C_{ox} = 30 \frac{\mu A}{V^2}$$

$$\left(\frac{W}{L}\right)_{3-6} = 60, \left(\frac{W}{L}\right)_{1-2} = 80$$

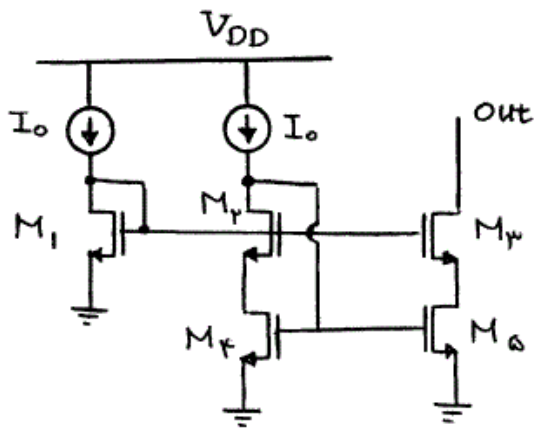
$$\left(\frac{W}{L}\right)_7 = 10 \left(\frac{W}{L}\right)_8 = 160$$



- (۱) $V_{oDC} = -0.4, V_b = -0.5$
- (۲) $V_{oDC} = -0.25, V_b = -0.5$
- (۳) $V_{oDC} = -0.4, V_b = -0.4$
- (۴) $V_{oDC} = -0.25, V_b = -0.4$

۱۹- در مدار آینه جریان داده شده ابعاد ترانزیستور M_1 بر حسب نسبت ابعاد ترانزیستورهای یکسان M_3 و M_4 چقدر باشد تا حداکثر دامنه نوسانات را در خروجی داشته باشیم؟

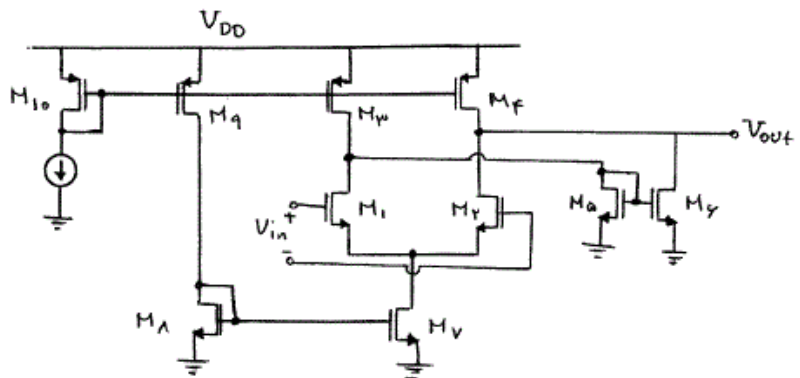
ولتاژ آستانه M_1 ، M_4 و M_5 برابر $0.5V$ و ولتاژ آستانه M_3 و M_4 به دلیل اثر بدنه $0.6V$ فرض شود. ولتاژ over drive ترانزیستورهای M_3 تا M_5 ، $0.1V$ فرض شود.



- (۱) $\frac{1}{9} \left(\frac{W}{L}\right)_0$
- (۲) $\frac{1}{5} \left(\frac{W}{L}\right)_0$
- (۳) $\frac{1}{4} \left(\frac{W}{L}\right)_0$
- (۴) $\left(\frac{W}{L}\right)_0$

۲۰- در مدار تقویت کننده داده شده دامنه مجاز تغییرات ولتاژ وجه مشترک در ورودی چند ولت است؟
 برای تمامی ترانزیستورها:

$$V_{Tn} = |V_{Tp}| = 0.7 \text{ V}, \mu_n \text{ Cox} = 100 \mu\text{A/V}^2, \frac{W}{L} = 100$$



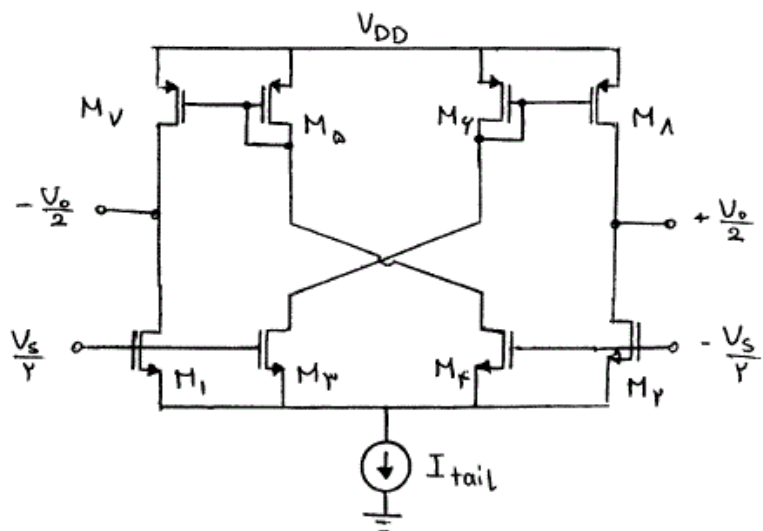
۱ (۱) ۰/۸ (۲)

۰/۵۶ (۳) ۰/۶۶ (۴)

۲۱- در مدار شکل زیر ابعاد کلیه ترانزیستورها $(\frac{W}{L}) = 100$ می باشد. مقدار بهره تفاضلی

مدار کدام است؟ (خروجی دو سر باشد و ورودی بین دو سر تعریف شده است)

$$\lambda_n = \lambda_p = 0.1 \text{ V}^{-1} \text{ و } \mu_n \text{ Cox} = 100 \frac{\mu\text{A}}{\text{V}^2} \text{ و } I_{\text{tail}} = 100 \mu\text{A}$$



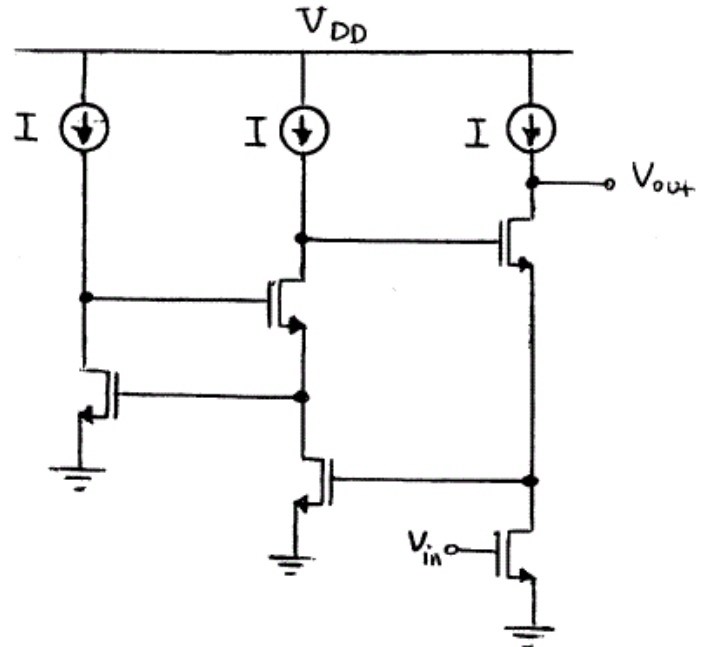
۲۰۰√۲ (۲)

۱۰۰√۲ (۱)

۴۰۰√۲ (۴)

۴۰۰ (۳)

۲۲- اگر در مدار زیر ترانزیستورها مشابه و دارای پارامترهای $g_m = 20 \text{ mS}$ و $r_o = 200 \text{ } \Omega$ باشند بهره ولتاژ تقویت کننده چقدر است؟



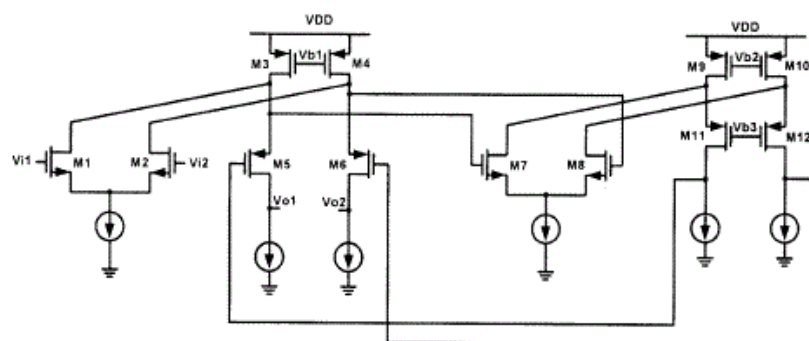
(۲) ۱۰۲۴

(۱) ۲۵۶

(۴) ۱۳۶۴

(۳) ۱۲۸۰

۲۳- در آپ آمپ شکل زیر، بهره ولتاژ فرکانس پایین مدار (نسبت $V_{O1} - V_{O2}$ به $V_{i1} - V_{i2}$) بر حسب ترانساینایی (g_m) و مقاومت خروجی سیگنال کوچک (r_o) ترانزیستورها، به طور تقریبی برابر کدام است؟



(۱) $g_{m1}(g_{m\Delta}r_{o\Delta}r_{o3})$

(۲) $g_{m1}(g_{m\Delta}r_{o\Delta}(r_{o3} \parallel r_{o1}))$

(۳) $g_{m1}(g_{m\Delta}r_{o\Delta}r_{o3}) \times g_{m\gamma}(g_{m11}r_{o11}r_{o9})$

(۴) $g_{m1}(g_{m\Delta}r_{o\Delta}(r_{o3} \parallel r_{o1})) \times g_{m\gamma}(g_{m11}r_{o11}(r_{o9} \parallel r_{o7}))$

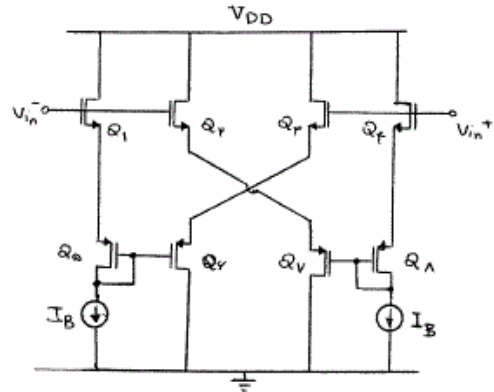
۲۴-

در مدار شکل زیر تمام ترانزیستورها در ناحیه اشباع بایاس شده‌اند. نسبت جریان ترانزیستور Q_3 به جریان I_B در حالتی که ولتاژ ورودی صفر باشد، کدام است؟

$$\mu_n \text{ co x} = 2\mu_p \text{ co x}$$

$$\left(\frac{W}{L}\right)_{1,2,3,4,6,7} = X$$

$$\left(\frac{W}{L}\right)_{5,8} = \frac{1}{2} X$$

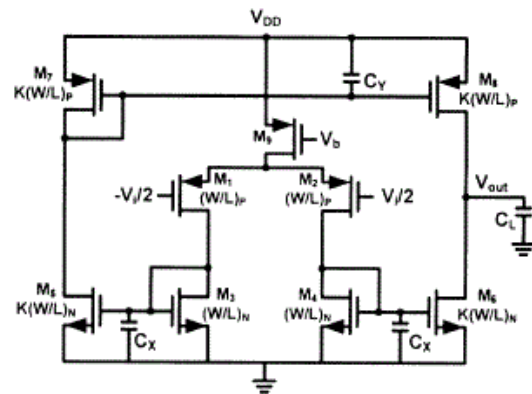


$$\frac{4}{3+2\sqrt{2}} \quad (2) \qquad \frac{3}{3+2\sqrt{2}} \quad (1)$$

$$\frac{9}{3+2\sqrt{2}} \quad (4) \qquad \frac{7}{3+2\sqrt{2}} \quad (3)$$

۲۵-

در مقدار تقویت کننده زیر، فرض کنید که ترانسسانی ترانزیستورهای M_1 و M_3 برابر g_{mN} و ترانسسانی ترانزیستورهای M_2 و M_4 برابر g_{mP} است. همچنین مقاومت خروجی سیگنال کوچک M_1 و M_3 برابر r_{oP} و مقاومت خروجی M_2 و M_4 برابر r_{oN} است. C_Y و C_X نمایانگر خازنهای پارازیتی بوده و C_L خازن بار است. صفر و قطبهای مدار به طور تقریبی عبارتند از:



$$\omega_Z = \frac{g_{mP}}{C_Y} \text{ صفر}; \omega_{p1} = \frac{1}{(r_{oN} \parallel r_{oP})C_L}, \omega_{p2} = \frac{g_{mN}}{C_X}, \omega_{p3} = \frac{kg_{mP}}{C_Y} \quad (1) \text{ قطبها:}$$

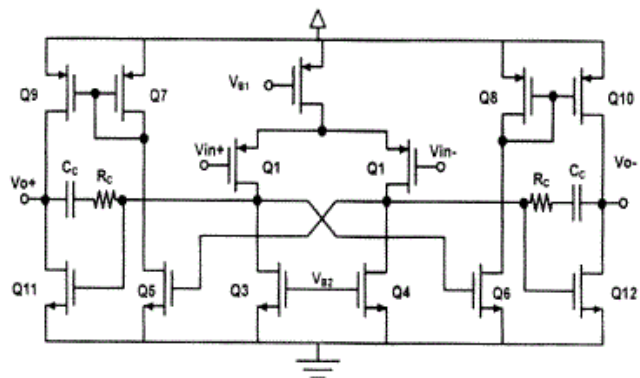
$$\omega_Z = \frac{2kg_{mP}}{C_Y} \text{ صفر}; \omega_{p1} = \frac{1}{\left(\frac{r_{oN}}{k} \parallel \frac{r_{oP}}{k}\right)C_L}, \omega_{p2} = \frac{g_{mN}}{C_X}, \omega_{p3} = \frac{kg_{mP}}{C_Y} \quad (2) \text{ قطبها:}$$

$$\omega_Z = \frac{2}{r_{oP}C_Y} \text{ صفر}; \omega_{p1} = \frac{1}{(r_{oN} \parallel r_{oP})C_L}, \omega_{p2} = \frac{1}{r_{oN}C_X}, \omega_{p3} = \frac{1}{r_{oP}C_Y} \quad (3) \text{ قطبها:}$$

$$\omega_Z = \frac{2k}{r_{oP}C_Y} \text{ صفر}; \omega_{p1} = \frac{1}{\left(\frac{r_{oN}}{k} \parallel \frac{r_{oP}}{k}\right)C_L}, \omega_{p2} = \frac{1}{r_{oN}C_X}, \omega_{p3} = \frac{K}{r_{oP}C_Y} \quad (4) \text{ قطبها:}$$

۲۶- در آپ امپ دو طبقه شکل زیر، با انتخاب مناسب R_C ، صفر ناشی از C_C با قطب ناشی از آینه جریان Q_7 و Q_9 خنثی شده است. اگر نسبت $\frac{W}{L}$ ترانزیستور Q_9 به Q_7 برابر ۴ و اندازه کل خازن خروجی آپ امپ 10 pF باشد، محل قطب دوم آپ امپ برحسب $\frac{\text{Mrad}}{\text{s}}$ به کدام گزینه نزدیکتر است؟

$$g_{m11} = 1 \frac{\text{mA}}{\text{V}}$$



۴۰۰ (۲)

۵۰۰ (۱)

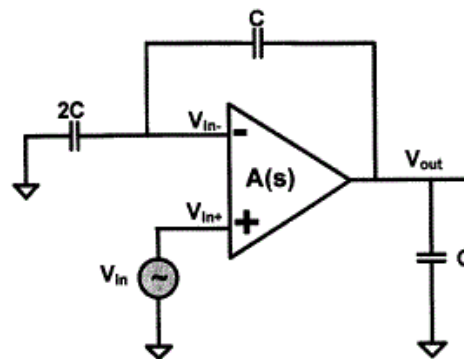
۱۰۰ (۴)

۲۰۰ (۳)

۲۷- اگر تابع تبدیل $A(s)$ تقویت کننده با احتساب خازن های بار و فیدبک اعمال شده به شرح زیر باشد:

$$A(s) = \frac{V_{out}}{V_{in+} - V_{in-}} = \frac{3000}{1 + \frac{s}{1000 \frac{\text{krad}}{\text{s}}}}$$

ثابت زمانی (τ) تقویت کننده با فیدبک چند نانوثانیه است؟
[توجه: امیدانس ورودی تقویت کننده را ∞ فرض کنید.]



$\frac{1}{2}$ (۲)

$\frac{1}{3}$ (۱)

۳ (۴)

۱ (۳)

۲۸- در مدار زیر برای آنکه حاشیه فاز به ازای فیدبک واحد 60° درجه باشد، مقدار

به کدام گزینه نزدیک است؟ $\frac{C_L}{C_C}$

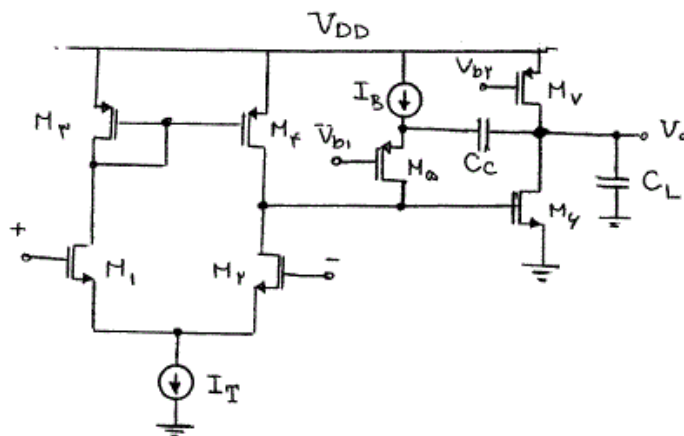
$$r_{oN} = 2r_{op} = 60 \text{ k}\Omega$$

$$g_{m1} = 10 \text{ mS}$$

$$g_{m6} = 0.5 \text{ mS}$$

$$\tan 30^\circ = \frac{1}{\sqrt{3}}$$

$$\tan 60^\circ = \sqrt{3}$$



$$\frac{\sqrt{3}}{2} \quad (2)$$

$$\frac{\sqrt{3}}{2} \quad (1)$$

$$\sqrt{3} \quad (4)$$

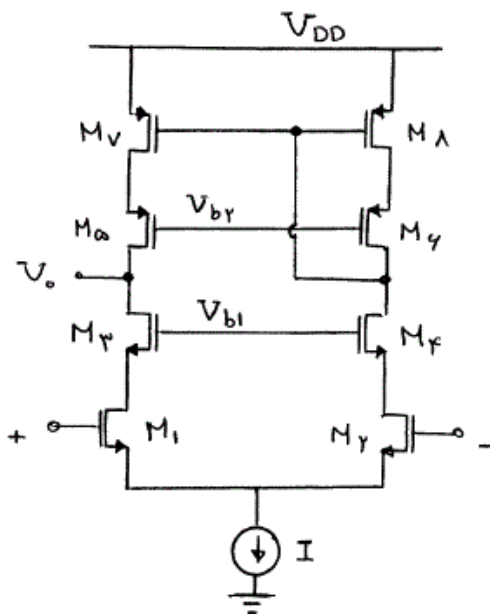
$$\frac{2}{\sqrt{3}} \quad (3)$$

۲۹- در مدار زیر با فرض صرفنظر از نویز $\frac{1}{f}$ ترانزیستور، اثر ولتاژ نویز $M3$ در

ورودی چند برابر اثر ولتاژ نویز $M8$ است؟

$$g_{m3} = 4 \text{ mS}$$

$$r_{o1} = 20 \text{ k}\Omega$$



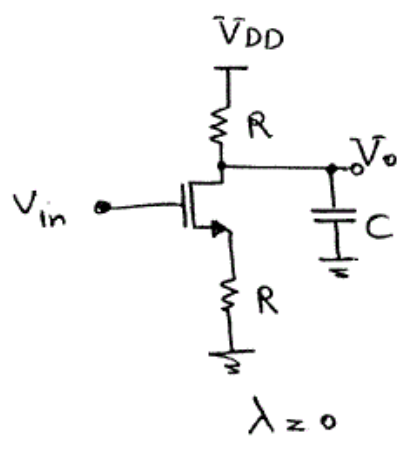
$$0.02 \quad (1)$$

$$0.03 \quad (2)$$

$$0.04 \quad (3)$$

$$0.05 \quad (4)$$

۳۰- در مدار شکل زیر، ترانزیستور MOSFET در ناحیه اشباع بایاس شده است. اگر ضریب تصحیح نویز ترانزیستور $\frac{2}{3}$ و اندازه g_m آن برابر $\frac{3}{R}$ باشد، اندازه RMS ولتاژ نویز خروجی تقویت کننده کدام است؟



- (۱) $\frac{1}{2\sqrt{2}} \sqrt{\frac{KT}{C}}$
- (۲) $\frac{3}{2\sqrt{2}} \sqrt{\frac{KT}{C}}$
- (۳) $\frac{3}{\sqrt{2}} \sqrt{\frac{KT}{C}}$
- (۴) $\frac{3}{2} \sqrt{\frac{KT}{C}}$

-۳۱

رشد اکسید

(۱) نقص داخل اکسید در حالت تر بیشتر از حالت CVD است.

(۲) مرز با Si در حالت اکسید تر بهتر از حالت CVD است.

(۳) مرز با Si در حالت CVD بهتر از حالت اکسید خشک است.

(۴) درصد تغییر حجم در تبدیل Si به SiO_۲ در حالت بخار آب بیشتر از حالت اکسید خشک است.

-۳۲

یک ویفر سیلیکون نوع P <math>P < 111</math> با ضخامت اولیه اکسید صفر تحت اکسیداسیون حرارتی به مدت ۱۰۰ دقیقه قرار می‌گیرد. ضرایب ثابت رشد اکسید در درجه حرارت اکسیداسیون در دو ناحیه رشد خطی (Linear) و غیرخطی (Parabolic) به ترتیب

در ناحیه‌ای از ویفر فوق، ضخامت اکسید رشد یافته در این ناحیه چه مقداری می‌تواند داشته باشد؟

$$tox^2 + Atox = B(t + \tau)$$

(۱) ضخامت اکسید در نواحی p و n⁺ برابر ۰/۳۳ μm است.(۲) ضخامت اکسید در نواحی p و n⁺ برابر ۰/۳۸ μm است.(۳) ضخامت اکسید در ناحیه p برابر ۰/۳۳ μm و در ناحیه n⁺ برابر ۰/۳۸ μm است.(۴) ضخامت اکسید در ناحیه p برابر ۰/۳۸ μm و در ناحیه n⁺ برابر ۰/۳۳ μm است.

-۳۳

کاشت یونی:

(۱) عمق کاشت فقط تابع انرژی یون آمده است.

(۲) کانال زدن یون در پلی Si کمتر از Si بی‌شکل است.

(۳) کانال زدن یون در پلی Si بیشتر از Si کریستالی است.

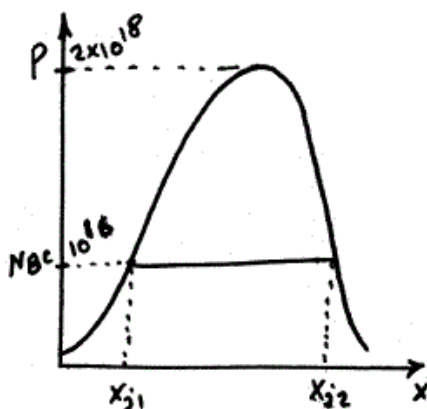
(۴) برای دو یون با انرژی مساوی، یون سبک به عمق بیشتری می‌رود.

-۳۴

با روش کاشت یونی (Ion Implantation)، اتم‌های ناخالصی بوهر (B) درون نیمه هادی نوع n ($N_{BC} = 10^{16} \text{ cm}^{-3}$) نشانده می‌شود. پروفایل کاشت به صورت زیر است:

$$N(x) = 2 \times 10^{18} \exp \left[\frac{-(X_j - 0.35 \mu\text{m})^2}{0.01 \mu\text{m}^2} \right]$$

عمق‌های نفوذی که ناخالصی کاشته شده از نظر میزان، مساوی ناخالصی ویفر سیلیسیم بی‌ستر نوع n شود چند میکرومتر (μm) خواهد بود؟



$$X_{j1} = 0.12, X_{j2} = 0.58 \quad (1)$$

$$X_{j1} = 0.24, X_{j2} = 0.68 \quad (2)$$

$$X_{j1} = 0.5, X_{j2} = 1 \quad (3)$$

$$X_{j1} = 1/2, X_{j2} = 5/8 \quad (4)$$

۳۵- در کاشت یونی یک ناخالصی در سیلیکون لایه اکسید با ضخامت 500 \AA در مسیر یون ها وجود دارد. در انرژی بکار رفته در پروسه مقادیر R_p مربوط به سیلیکون و لایه اکسید به ترتیب $4 \mu\text{m}^2/\text{min}$ و $5 \mu\text{m}^2/\text{min}$ می باشد. محل ماکزیمم ناخالصی در

سیلیکون نسبت به سطح سیلیکون در چه عمقی برحسب انگسترم (A) است؟

(۱) ۲۶۰۰ (۲) ۳۶۰۰

(۳) ۴۶۰۰ (۴) ۵۶۰۰

۳۶- سیلیسیم درون محفظه پلاسمای حاوی کربن فلوراید زدوده می شود اگر درصد اکسیژن اضافه کنیم

(۱) اندکی، زدایش همسانگردتر می شود. (۲) زیادی، زدایش همسانگردتر می شود.

(۳) اندکی، آهنگ زدایش Si کاهش می یابد. (۴) زیادی، آهنگ زدایش Si افزایش می یابد.

۳۷- برای رشد لایه های نازک به روش CVD، $h_G = 10 \frac{\text{cm}}{\text{sec}}$ و $k_S = 10^4 \frac{\text{cm}}{\text{sec}}$ محاسبه شده است. برای رشد لایه یکنواخت بر روی

ویفرها در چنین سامانه ای گزینه مناسب کدام است؟

(۱) دیواره سرد، قرص ها به صورت ایستاده (۲) دیواره گرم، قرص ها به صورت ایستاده

(۳) دیواره سرد، قرص ها به صورت خوابیده (۴) دیواره گرم، قرص ها به صورت خوابیده

۳۸- در مقایسه روش های لایه نشانی (Deposition) کدام مورد صحیح است؟

(۱) لایه نشانی تحت پلاسما (PECVD) در دمای پایین انجام می گیرد.

(۲) لایه نشانی تحت پلاسما (PECVD) منجر به ایجاد لایه نازکتری می گردد.

(۳) در روش بخار نشانی (Evaporation) بهبود پوشش پله نیازمند استفاده از پلاسما است.

(۴) مسیر متوسط آزادی (Mean free path) بزرگ منجر به پوشش پله ای (Step coverage) مناسب می شود.

۳۹- در رابطه با انجام پروسه دیفیوژن حرارتی بر روی قسمت مشخصی از سطح ویفر کدام یک از جملات زیر صحیح نیست؟

(۱) در طول مرحله drive-in مقدار دانسیته ناخالصی روی سطح کاهش می یابد.

(۲) در طول مرحله Predisposition مقدار دانسیته ناخالصی روی سطح تغییر نمی کند.

(۳) با رشد اکسید و استفاده از ماسک مناسب دریچه موردنظر بر روی اکسید باز شده و سپس عمل دیفیوژن انجام می گیرد.

(۴) با واریز فتورزیست بر روی ویفر و استفاده از ماسک مناسب دریچه موردنظر بر روی فتورزیست باز شده و سپس عمل دیفیوژن انجام می گیرد.

۴۰- در فرآیند ساخت کدام مورد صحیح است؟

(۱) لایه ضخیم فتورزیست همواره مطلوب است.

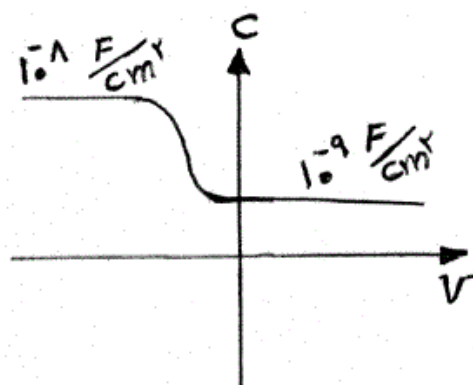
(۲) لایه نازک فتورزیست همواره پاسخگو است.

(۳) ضخامت لایه فتورزیست با نوع فرآیند و مشخصات طرحواره (Layout) تعیین می گردد.

(۴) ضخامت فتورزیست همواره با ضخامت لایه اکسید و فیلم متال مرتبط است.

۴۱- در یک آزمایش C-V بر روی ساختار MOS منحنی زیر بدست آمده است. نوع ناخالصی ویفر و ضخامت اکسید (برحسب

cm) کدام است؟ ($\frac{F}{\text{cm}^2} = 3.5 \times 10^{-13}$ ضرب دی الکتریک اکسید)



(۱) نوع n، 3.5×10^{-5}

(۲) نوع p، 3.5×10^{-5}

(۳) نوع n، 3.5×10^{-4}

(۴) نوع p، 3.5×10^{-4}

- ۴۲- اندازه‌گیری زمان تولید حامل‌ها در نیمه هادی با اعمال ولتاژ حالت در انجام می‌گیرد.
- (۱) مستقیم - دیود Pn
(۲) معکوس - دیود Pn
(۳) وارونگی - خازن MOS
(۴) تخلیه - خازن MOS
- ۴۳- لیتوگرافی نوری در حالت بهتر از حالت است چون
- (۱) Projection - Contact - خرابی ماسک کمتر است
(۲) Contact - Proximity - تصویر بهتر منتقل می‌شود.
(۳) Resolution - Projection - Proximity بهتر است
(۴) Resolution - Proximity - Projection بهتر است
- ۴۴- تشکیل اتصال اهمی با استفاده از
- (۱) Ti بهتر از Al است چون مقاومت اتصال کمتر است.
(۲) سیلیساید بهتر از Al است چون مقاومت اتصال کمتر است.
(۳) تنگستن (W) باعث جلوگیری از نفوذ Al می‌شود.
(۴) Al بهتر از استفاده از W است چون نفوذ فلز داخل نیمه هادی کمتر می‌شود.
- ۴۵- فرآیند ساخت یک تراشه CMOS، خود تطبیق (Self aligned) تا کاشت سورس، درین و ترمیم حرارتی آن‌ها پیش رفته است. مرحله بعد کدام است؟
- (۱) تشکیل گیت
(۲) تشکیل سیلیساید
(۳) ایجاد حایل کناره گیت
(۴) ایجاد متوقف کننده کانال (channel stop)

