

243F

243
F

نام:

نام خانوادگی:

محل امضا:

صبح جمعه

۹۳/۱۲/۱۵

دفترچه شماره ۱ از ۲



اگر دانشگاه اصلاح شود مملکت اصلاح می شود.

امام خمینی (ره)

جمهوری اسلامی ایران
وزارت علوم، تحقیقات و فناوری
سازمان سنجش آموزش کشور

آزمون ورودی دوره‌های دکتری (نیمه مرکز) داخل - سال ۱۳۹۴

مجموعه مهندسی برق - الکترونیک (کد ۲۳۰۱)

مدت پاسخگویی: ۱۵۰ دقیقه

تعداد سؤال: ۴۵

عنوان مواد امتحانی، تعداد و شماره سوالات

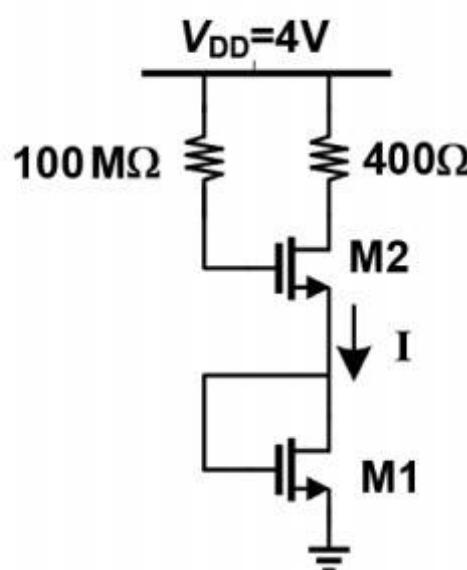
ردیف	مواد امتحانی	تعداد سؤال	از شماره	تا شماره
۱	مجموعه دروس تخصصی (الکترونیک ۲ - مدارهای مجتمع خطی، تئوری و تکنولوژی ساخت)	۴۵	۱	۴۵

این آزمون نمره منفی دارد.

استفاده از ماشین حساب مجاز نیست.

اسفند ماه - سال ۱۳۹۳

حق جاب، نکتیر و انتشار سوالات به هر روش (الکترونیکی و ...) پس از برگزاری آزمون، برای تمامی اشخاص حرفی و حقوقی تنها با مجوز این سازمان مجاز می باشد و با مخالفین برابر مقرون رفتار می شود.



-۱ مقدار جریان I در مدار روبرو، چند میلی آمپر است؟

$$\mu_n C_{ox} = 5 \times 10^{-12} \frac{\mu A}{V^2} \quad V_T = 0.5V$$

$$\frac{W_1}{L_1} = 1, \quad \frac{W_2}{L_2} = 4 \quad \lambda = 0$$

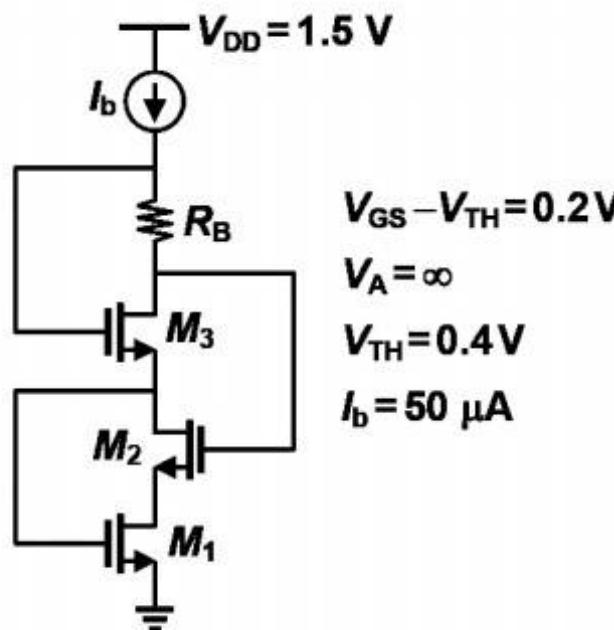
۰ (۱)

۰.۵ (۲)

۱ (۳)

۱۰ (۴)

-۲ در مدار زیر همه ترانزیستورها با هم یکسان هستند. حداقل و حداکثر مقدار مقاومت R_B چند کیلو اهم می‌تواند باشد، تا همه ترانزیستورها در ناحیه اشباع بایاس گردند؟



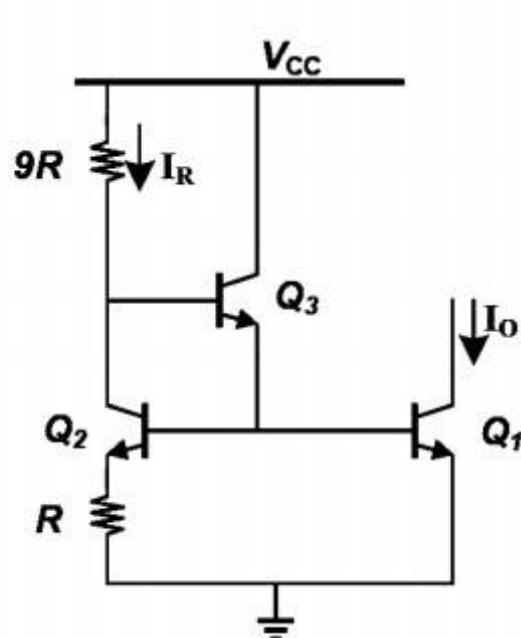
$$6k\Omega \leq R_B \leq 8k\Omega \quad (1)$$

$$2k\Omega \leq R_B \leq 4k\Omega \quad (2)$$

$$4k\Omega \leq R_B \leq 6k\Omega \quad (3)$$

$$4k\Omega \leq R_B \leq 8k\Omega \quad (4)$$

-۳ در مورد مدار زیر، کدام گزینه درست است؟ ترانزیستورها مشابه فرض می‌شوند و



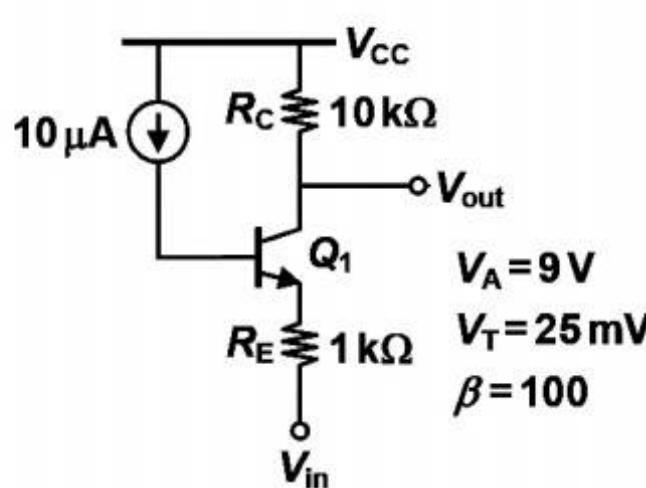
$$\ln \frac{I_o}{I_R} \approx 0 \quad (1)$$

$$\ln \frac{I_o}{I_R} = 1 \times \frac{V_{CC} - V_{BEQ}}{V_T} \quad (2)$$

$$\ln \frac{I_o}{I_R} = 1 \times \frac{I_R R}{V_T} \quad (3)$$

$$\ln \frac{I_o}{I_R} = 1 \times \frac{V_{CC} - 2V_{BEQ}}{V_T} \quad (4)$$

-۴ در مدار زیر، ترانزیستور Q_1 در ناحیه فعال بایاس شده و منبع جریان ایده‌آل است. مقدار بهره ولتاژ آن،



$$A_V = \frac{V_{out}}{V_{in}}$$

 $\circ/5$ (۱)

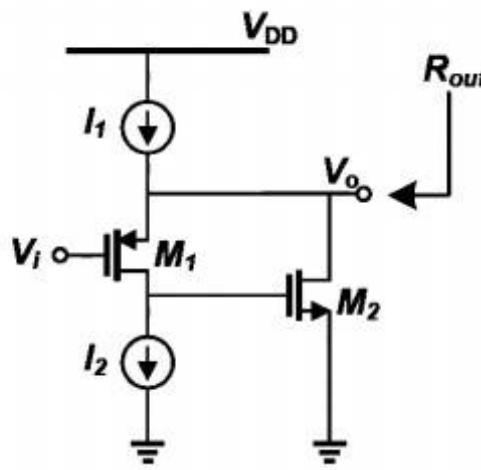
 1 (۲)

 5 (۳)

 10 (۴)

-۵ در مدار زیر، ترانزیستورهای M_1 و M_2 در ناحیه اشباع بایاس شده‌اند و منابع جریان ایده‌آل می‌باشند. اگر

$g_m r_o \gg 1$ باشد، اندازه مقاومت خروجی R_{out} تقریباً کدام است؟



$$\frac{r_{o2}}{g_m r_{o1}}$$

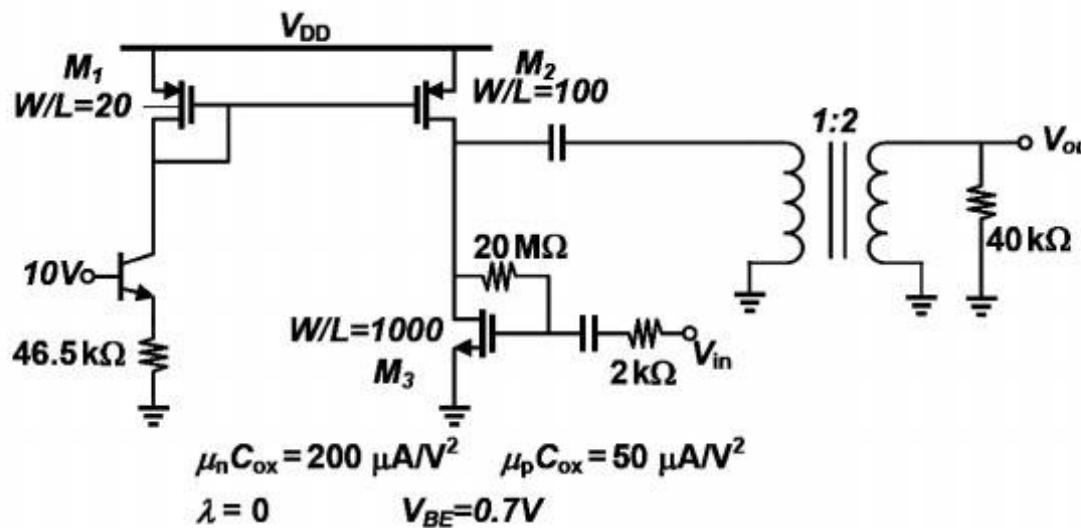
$$\frac{1}{g_m g_{m2} r_{o2}}$$

$$\frac{1}{g_m g_{m1} r_{o1}}$$

$$\frac{r_{o2}}{g_m r_{o1}}$$

-۶ بهره ولتاژ مدار زیر ($\frac{V_{out}}{V_{in}}$) تقریباً کدام است؟ فرض کنید تمام ترانزیستورهای MOSFET در ناحیه

اشباع بایاس شده‌اند.


 -48 (۱)

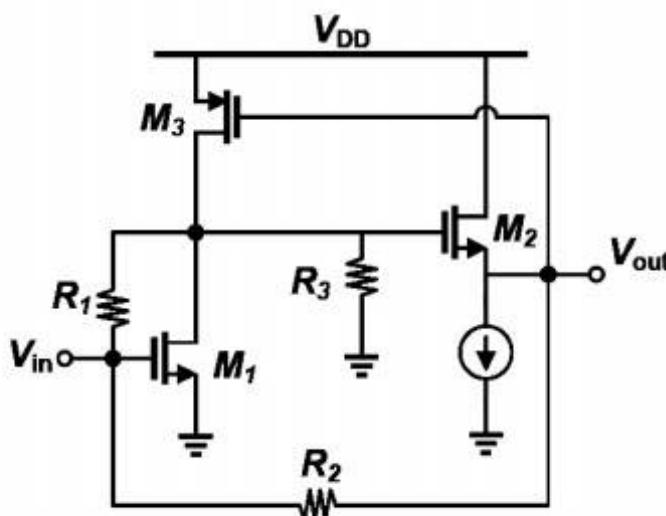
 -40 (۲)

 -28 (۳)

 -20 (۴)

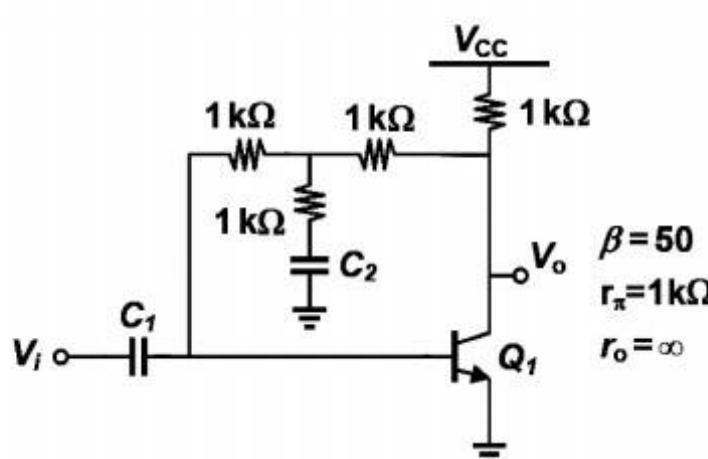
$$g_{m1} R_1 = \frac{1}{2}, \quad R_1 = R_2 = \frac{3}{g_{m1}} = \frac{2}{g_{m2}} \quad \text{در مدار زیر کدام است؟ خازن‌ها در حالت AC، اتصال کوتاه هستند.}$$

مقدار بهره $\left| \frac{V_{out}}{V_{in}} \right|$ -۷



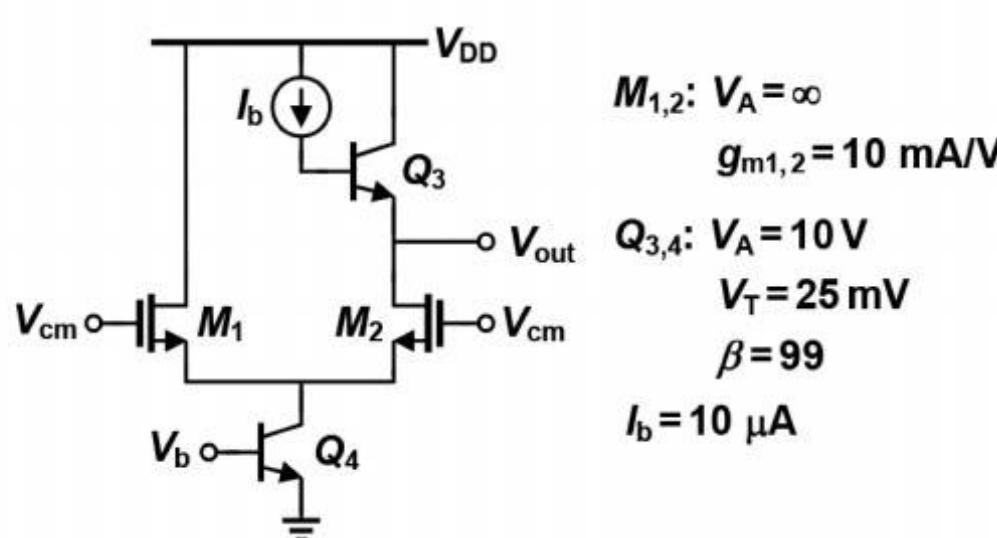
- $\frac{1}{4}$ (۱)
 $\frac{1}{2}$ (۲)
 $\frac{3}{4}$ (۳)
۱ (۴)

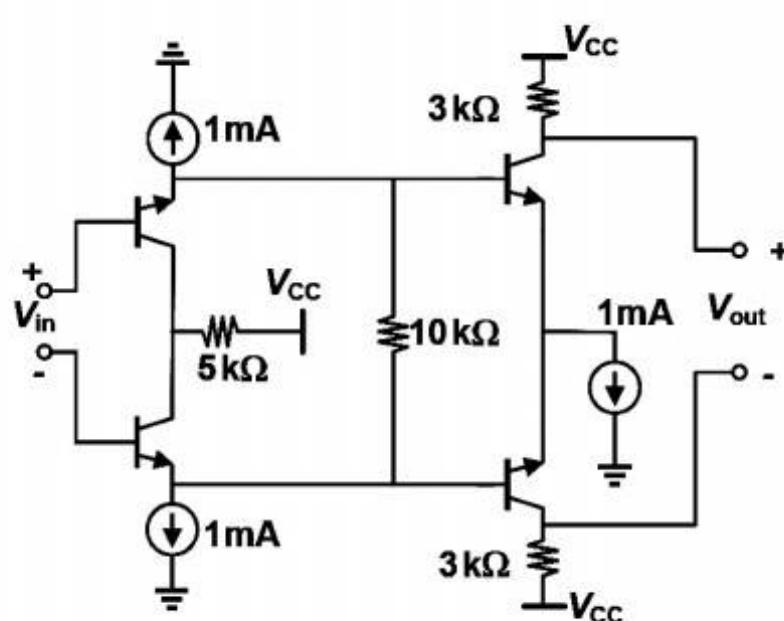
-۸ مقدار تقریبی بهره ولتاژ در تقویت کننده زیر، کدام است؟ خازن‌ها در حالت AC، اتصال کوتاه هستند.



-۹ در مدار تقویت کننده زیر همه ترانزیستورها در ناحیه فعال بایاس شده‌اند و منبع جریان I_b ایده‌آل است.

مقدار بهره ولتاژ مدد مشترک $A_{cm} = \left| \frac{V_{out}}{V_{cm}} \right|$ آن، کدام است؟





-10 در مدار شکل زیر ، کدام است؟

$r_o = \infty$, $\beta = 99$, $r_{\pi} = 5k\Omega$: فرض

-100 °C

-80-

- 40 -

-5° C

-11 در تقویت‌کننده تفاضلی زیر، اگر بهره تفاضلی 10° و مقدار CMRR آن برابر ۳ باشد، بهره $\frac{V_o}{V_i}$ کدام

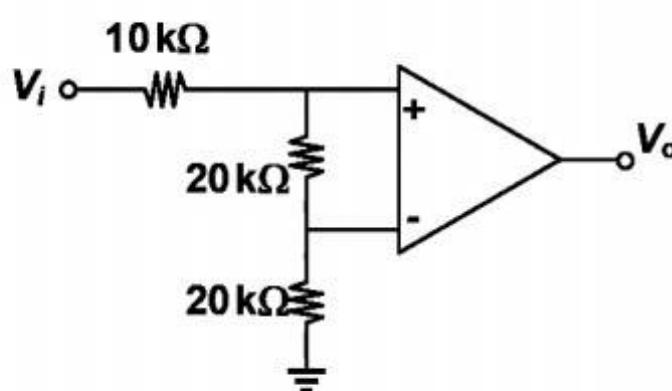
است؟ (مقاومت ورودی تقویت کننده را به نهایت فرض کنید.)

f (v)

9 (1)

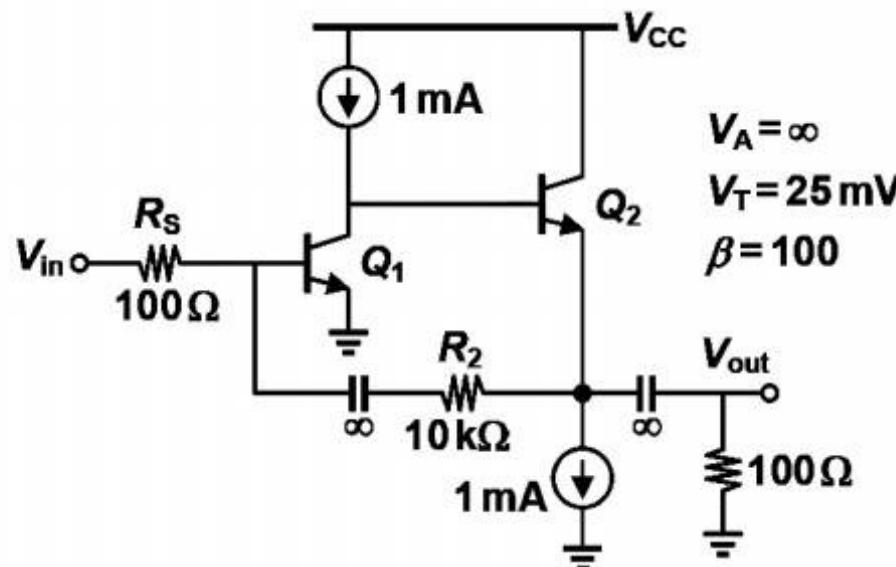
八〇

10 (v)

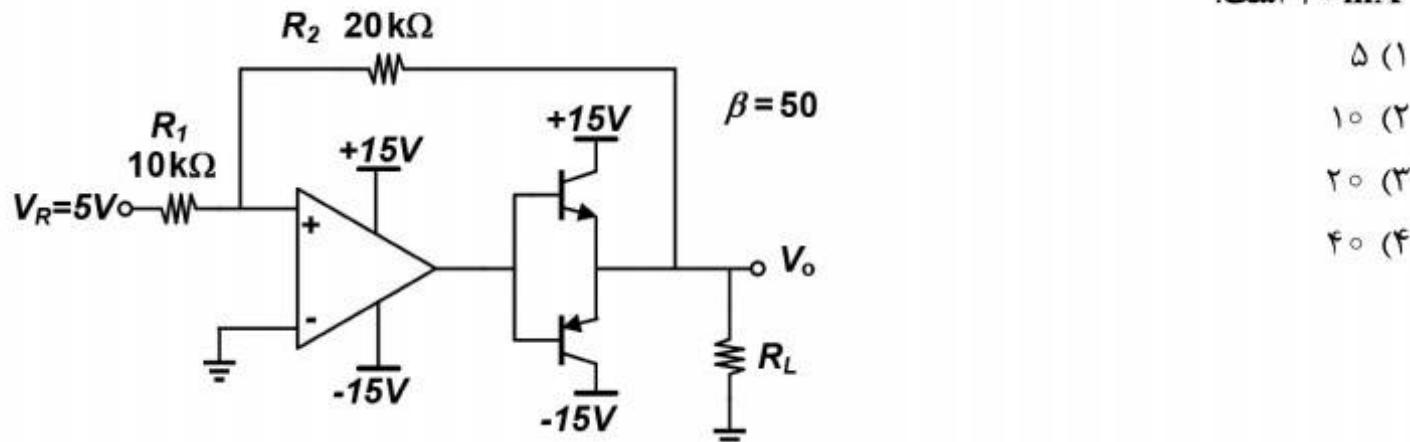


۱۲- در مدار شکل زیر، همهٔ ترانزیستورها در ناحیهٔ فعال بایاس شده‌اند و منابع جریان ایده‌آل هستند. مقدار بهره

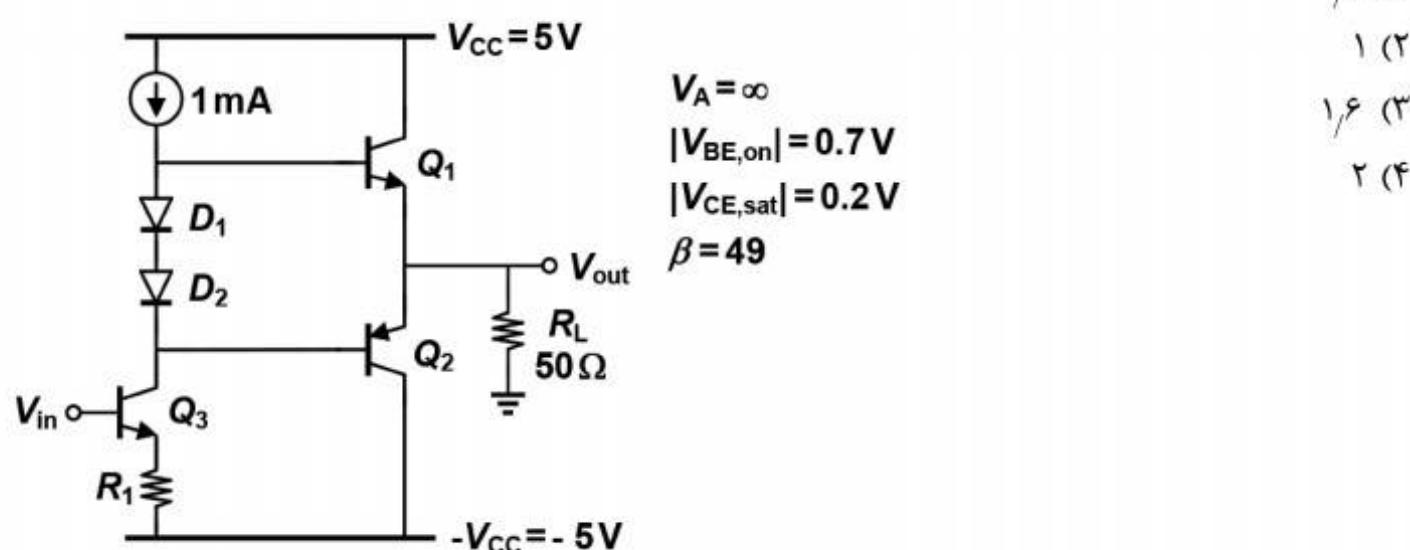
ولتاژ آن تقریباً چقدر است؟



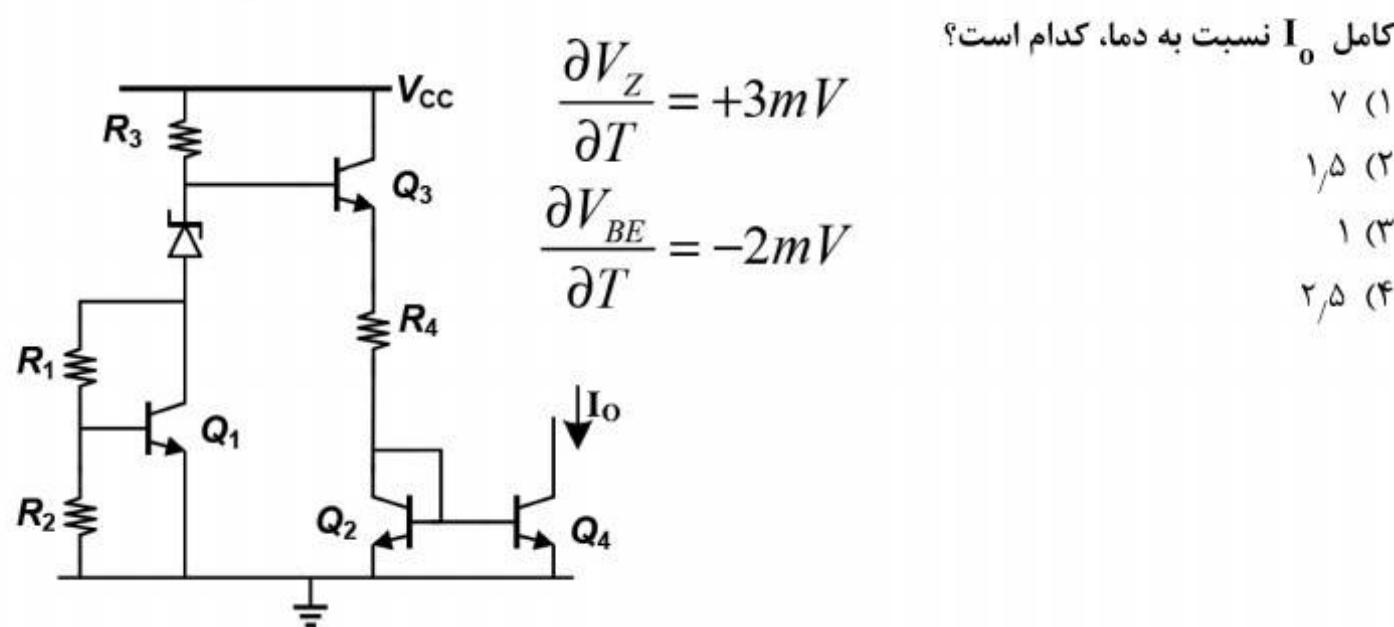
- ۱۳ - حداقل مقدار مجاز مقاومت بار R_L در مدار زیر، چند اهم است؟ حداکثر جریان خروجی آپ - امپ، ۲۰ mA است.



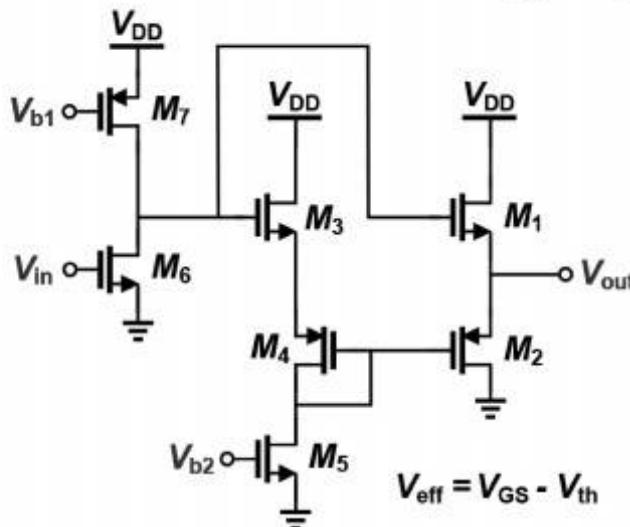
- ۱۴ - در مدار تقویت‌کننده توان زیر، حداقل افت ولتاژ لازم در دو سر منبع جریان 2° ولت است. حداکثر مقدار مقاومت R_1 چند کیلو اهم می‌تواند باشد تا دامنه سوئینگ متقارن ولتاژ خروجی V_{out} ماقزیمم گردد؟



- ۱۵ - در مدار زیر تغییرات ولتاژ زنر و ولتاژ V_{BE} نسبت به دما مشخص شده است. نسبت $\frac{R_1}{R_2}$ برای استقلال



- ۱۶ - کدام گزینه در مورد محدوده سوئینگ خروجی مدار زیر درست می باشد؟



$V_{DD} - 4V_{eff} - 2V_{th}$ (۱)

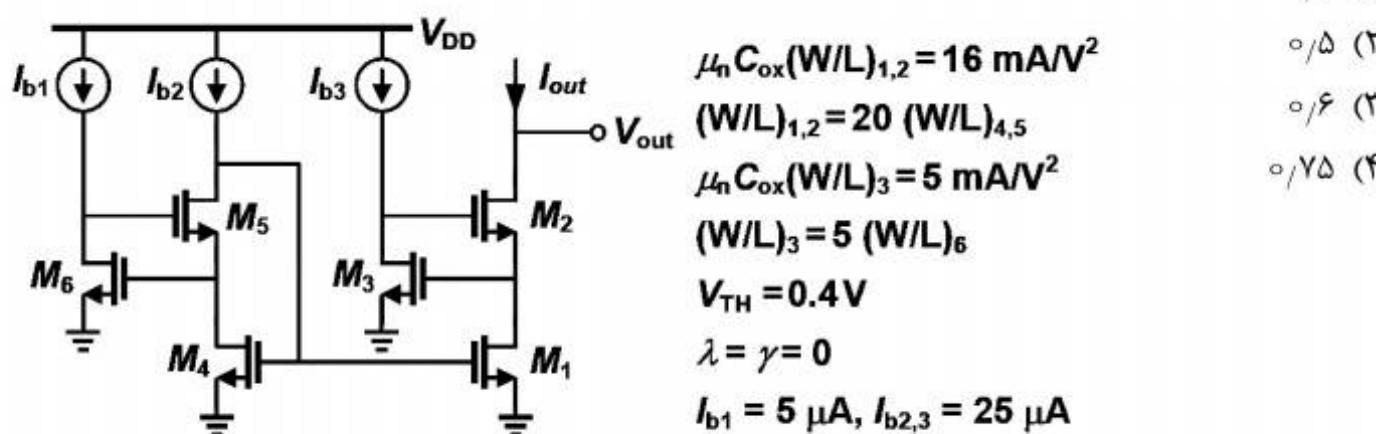
$V_{DD} - 2V_{eff} - 2V_{th}$ (۲)

$V_{DD} - 2V_{eff}$ (۳)

$V_{DD} - 3V_{eff} - 2V_{th}$ (۴)

- ۱۷ - در مدار آینه جریان زیر، حداقل مقدار ولتاژ خروجی V_{out} چند ولت است؟

$0/4$ (۱)



- ۱۸ - در مدار تقویت کننده تفاضلی زیر، همه ترانزیستورهای متناظر با هم یکسان بوده و در ناحیه اشباع بایاس شده‌اند. منبع تغذیه V_{SS} علاوه بر مؤلفه DC شامل یک مؤلفه نویز ac سیگنال کوچک است. مقدار بهره

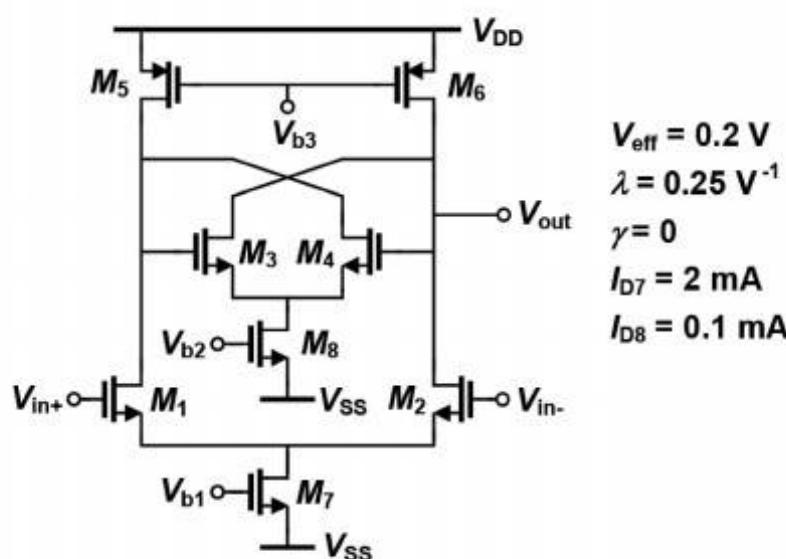
ولتاژ $A_{ss} = \frac{V_{out}}{V_{ss}}$ آن، کدام است؟

10 (۱)

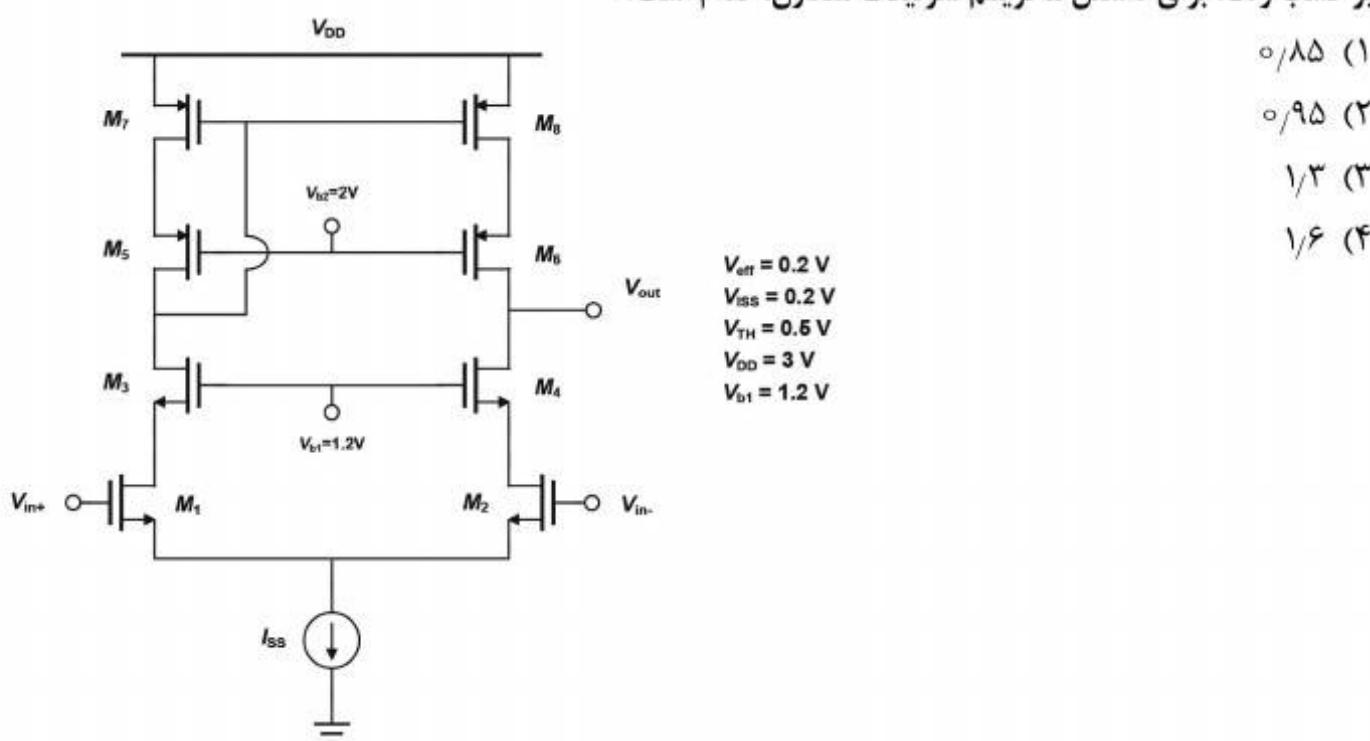
20 (۲)

30 (۳)

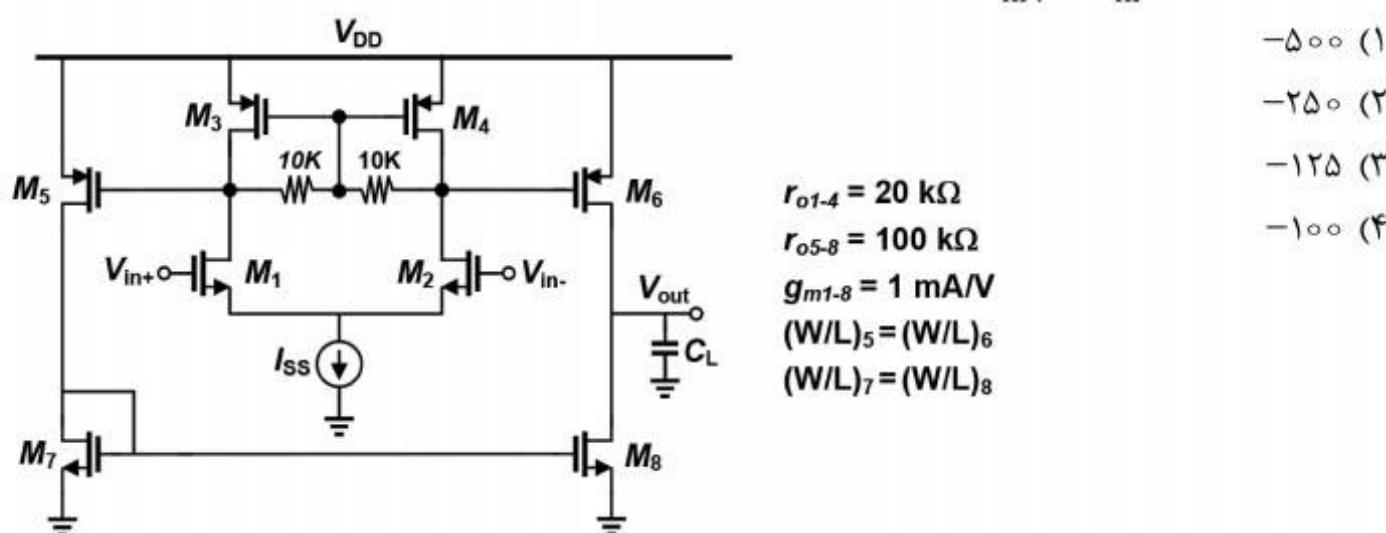
40 (۴)



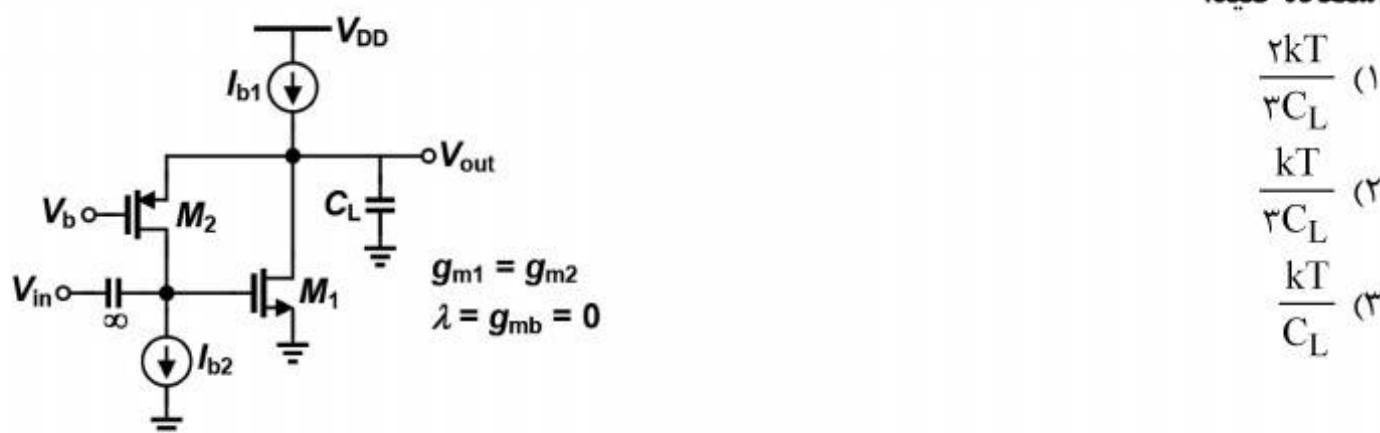
-۱۹ آپ - امپ شکل زیر مفروض است. فرض کنید این آپ - امپ برای کاربرد حاضر که در آن خروجی آپ - امپ به گیت M_2 وصل می‌شود، طراحی گردیده است. در این صورت بهترین نقطه بایاس DC گره خروجی (V_{ODC}) برحسب ولت، برای داشتن ماکزیمم سوئینگ متقارن، کدام است؟



-۲۰ مقدار بهره ولتاژ $A_V = \frac{V_{out}}{V_{in+} - V_{in-}}$ فرکانس پایین تقویت کننده زیر، کدام است؟

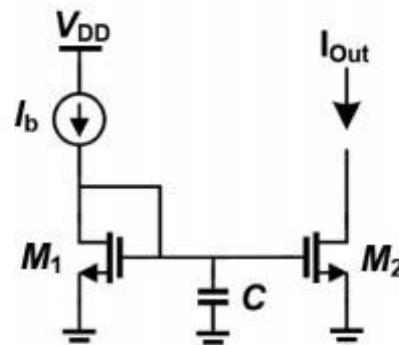


-۲۱ در مدار زیر همه ترانزیستورها در ناحیه اشباع بایاس شده‌اند و منابع جریان ایده‌آل هستند. مقدار کل توان نویز حرارتی خروجی آن بر حسب V^2 چقدر است؟ در محاسبه نویز از مدل کانال بلند ترانزیستورها استفاده کنید.



$$\frac{4kT}{3C_L} \quad (4)$$

-۲۲ در مدار زیر، منبع جریان ایده‌آل و ترانزیستور M_2 در ناحیه اشباع فرض می‌شود. جریان rms نویز خروجی (I_{out}) ناشی از ترانزیستور M_1 ، کدام است؟ در محاسبه نویز از مدل کانال بلند ترانزیستورها استفاده کنید. ($\lambda = 0$)



$$(W/L)_2 = 4(W/L)_1$$

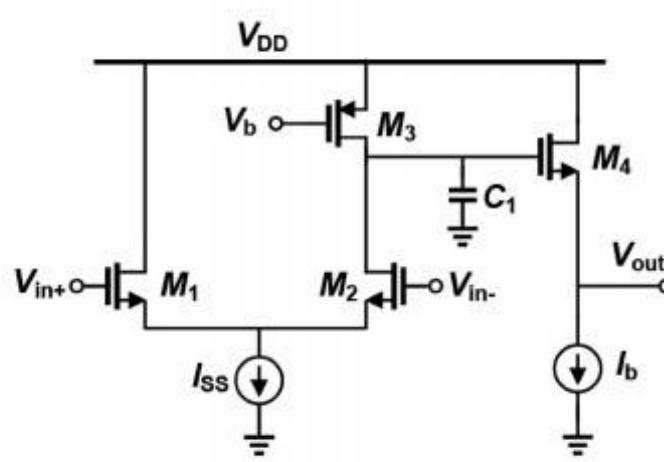
$$g_m \sqrt{\frac{16kT}{3C}} \quad (1)$$

$$g_m \sqrt{\frac{8kT}{3C}} \quad (2)$$

$$g_m \sqrt{\frac{32kT}{3C}} \quad (3)$$

$$g_m \sqrt{\frac{4kT}{3C}} \quad (4)$$

-۲۳ با صرفنظر کردن از خازن‌های پارازیتی ترانزیستورهای مدار زیر، نرخ چرخش (Slew Rate) آن، کدام است؟



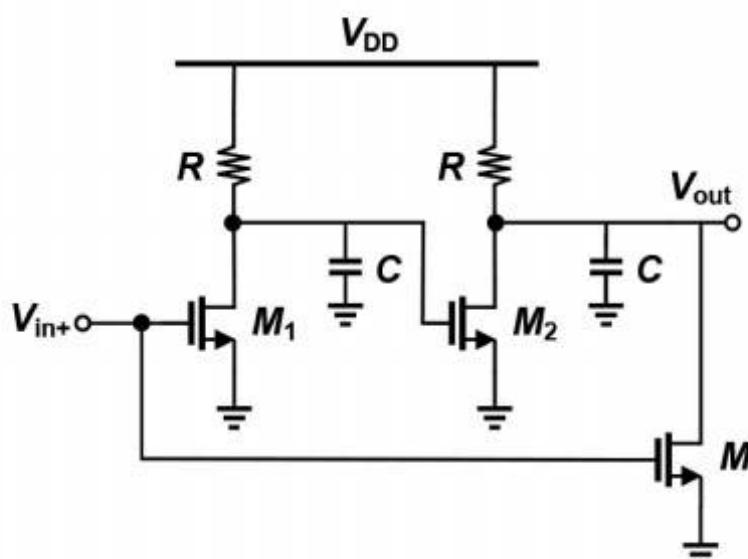
$$\frac{I_{SS}}{2C_1} \quad (1)$$

$$\frac{I_{SS}}{4C_1} \quad (2)$$

$$\frac{2I_{SS}}{C_1} \quad (3)$$

$$\frac{I_{SS}}{C_1} \quad (4)$$

-۲۴ با توجه به شکل زیر، نسبت فرکانس صفر مدار به قطب اول آن، کدام است؟ (g_m همه ترانزیستورها با هم برابر است و $\lambda = 0$ و $g_m R = 2$)



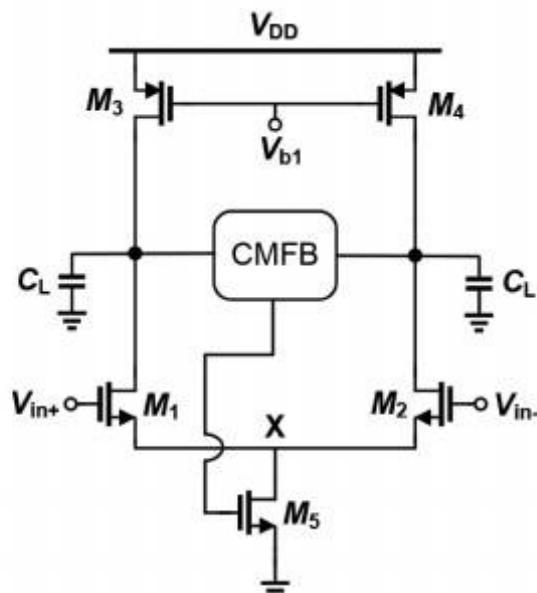
$$4 \quad (1)$$

$$3 \quad (2)$$

$$2 \quad (3)$$

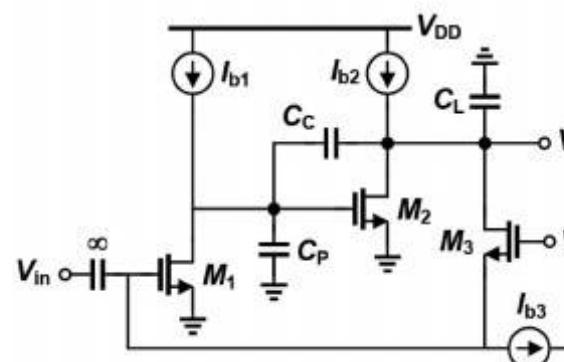
$$1 \quad (4)$$

۲۵- در مدار آپ - امپ تمام تفاضلی زیر، مدار فیدبک مد مشترک ایدهال و دارای بهره واحد است. اگر مجموع خازن پارازیتی گره X تا زمین، $\frac{1}{2}$ اندازه خازن C_L و حاشیه فاز مدار مد مشترک 45° باشد. نسبت $\frac{W}{L}$



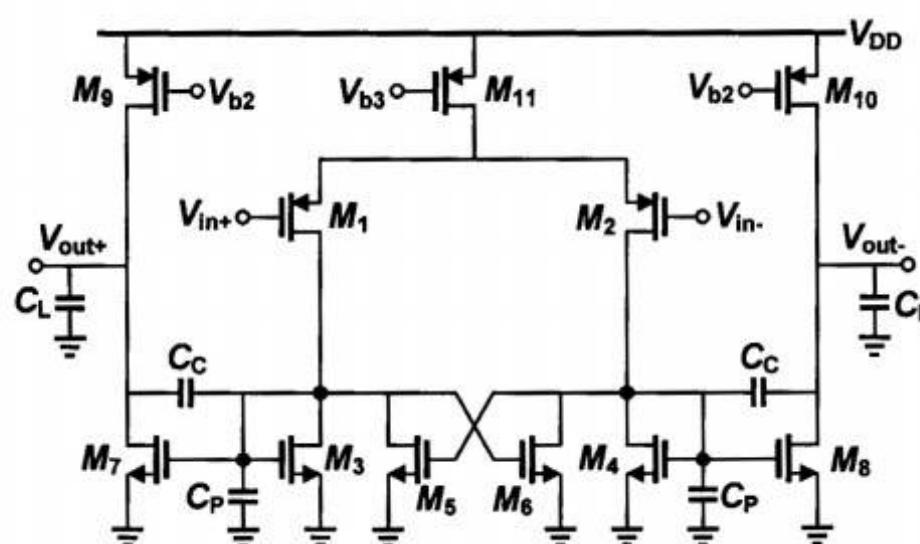
$$\lambda = \gamma = 0$$

- ۲۶ در مدار تقویت کننده زیر همه ترانزیستورها در ناحیه اشباع بایاس شده و منابع جریان ایده آل هستند. به ازای چه مقداری از g_m ترانزیستور M_3 بر حسب میلی آمپر بر ولت، این مدار صفر فرکانسی محدود نخواهد داشت؟



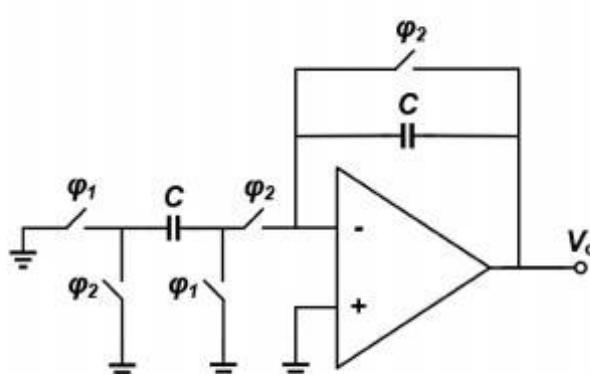
$$\begin{aligned}g_{m1} &= 10 \text{ mA/V} \\g_{m1} &= 20 \text{ mA/V} \\\lambda &= \gamma = 0 \\C_L &= 1.5 \text{ pF} \\C_C &= 2 \text{ pF} \\C_P &= 0.5 \text{ pF}\end{aligned}$$

- ۲۷ در مدار تقویت کننده زیر، همه ترانزیستورهای متناظر با هم یکسان بوده و در ناحیه اشباع بایاس شده‌اند.
مقدار فرکانس بهره - واحد آن بر حسب گیگا رادیاون بر ثانیه تقریباً برابر کدام است؟



$$\begin{aligned}V_{\text{eff}} &= 0.2 \text{ V} \\ \lambda &= 0.1 \text{ V}^{-1} \\ \gamma &= 0 \\ (\text{W/L})_{3,4} &= 2(\text{W/L})_{5,6} \\ (\text{W/L})_{7,8} &= 2(\text{W/L})_{3,4} \\ I_{D11} &= 3 \text{ mA} \\ C_L &= 2 \text{ pF} \\ C_C &= 5 \text{ pF} \\ C_D &= 0.5 \text{ pF}\end{aligned}$$

۲۸- در مدار زیر آپ - امپ و سوئیچ‌ها ایده‌آل می‌باشند. ولتاژ V در انتهای فاز ϕ_2 کدام است؟



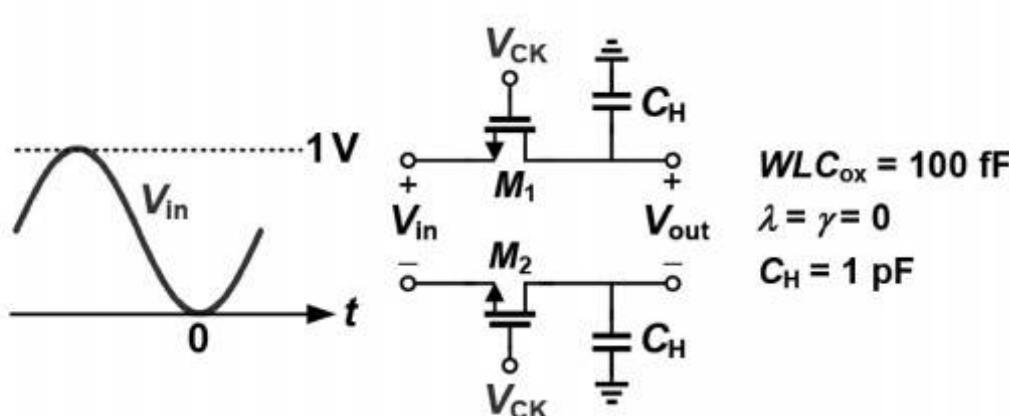
$$-V_1 - V_7 \quad (1)$$

$$V_i - V_r \text{ (v)}$$

$$V_i + V_r \propto$$

$$V_r - V_s \approx$$

-۲۹- در مدار زیر ترانزیستورهای M_1 و M_2 با هم یکسان بوده و بار کanal ترانزیستورها در موقع خاموش شدن به صورت مساوی از ترمینال‌های درین و سورس آنها تخلیه می‌گردد. حداکثر خطای ناشی از تزریق بار کanal ترانزیستورها در ولتاژ خروجی V_{out} ، چند میلیولت است؟



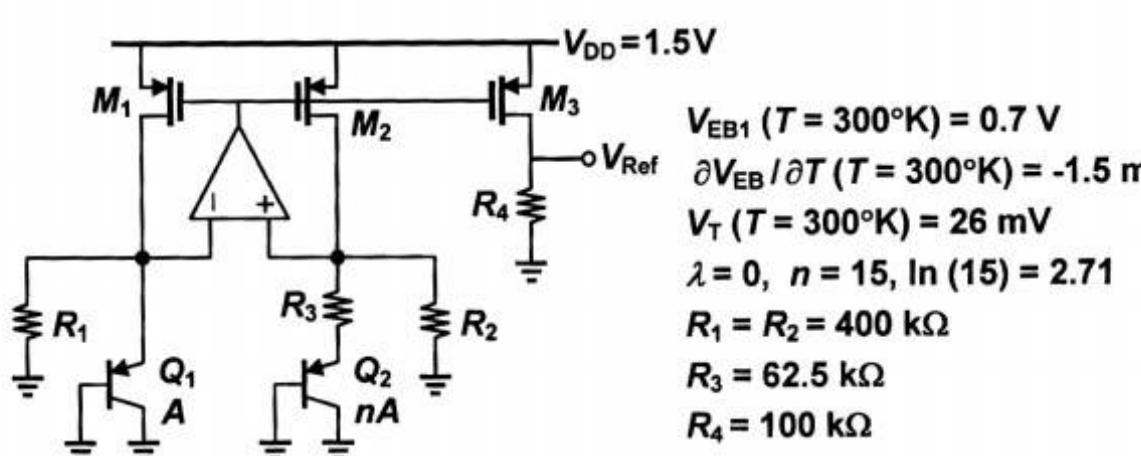
۲۸ (۱)

50 (1)

YΔ (T)

100 (8)

-۳۰- در مدار Bandgap زیر، همه ترانزیستورها در ناحیه فعال بایاس شده‌اند و ترانزیستورهای PMOS با هم یکسان هستند. مقدار ولتاژ مرجع V_{Ref} در دمای اتاق ($T = 300^\circ\text{K}$)، چند میلیولت است؟



- ۳۱ - در هر سلول واحد (unitcell) کریستال سیلیکون، چند عدد اتم سیلیکون قرار دارد؟

- (۱) ۲
(۲) ۸
(۳) ۱۴
(۴) ۱۸

- ۳۲ - در پروسه اکسیداسیون حرارتی سایکلون، کدام گزینه درست است؟

- (۱) در ویفرهای نوع <۱۱۱> ضریب رشد خطی $\frac{B}{A}$ بزرگتر از مقدار نظیر برای ویفرهای نوع <۱۰۰> است.
(۲) با افزایش ضخامت اکسید، عامل محدودکننده رشد اکسید، نفوذ مولکول‌های اکسیدکننده در لایه اکسید است.
(۳) انجام عمل اکسیداسیون در حرارت‌های بالاتر باعث افزایش بارهای ذخیره شده در اکسید می‌گردد.
(۴) سرعت رشد اکسید در محیط O_2, H_2O بیشتر از سرعت رشد در محیط H_2O است.

- ۳۳ - در اکسید کردن حرارتی با O_2 ، کدام گزینه درست است؟

- (۱) وجود Cl_2 همراه O_2 باعث بهتر شدن کیفیت اکسید می‌شود.
(۲) وجود کلر همراه O_2 باعث کم شدن میزان رشد اکسید می‌شود.
(۳) وجود N_2 همراه O_2 باعث خراب شدن کیفیت اکسید می‌شود.
(۴) وجود F_2 همراه O_2 تأثیری در میزان رشد اکسید ندارد.

- ۳۴ - استفاده از «Plasma enhanced oxidation» کدام مورد را سبب می‌شود؟

- (۱) زیاد شدن میزان رشد اکسید در اثر وجود رادیکال‌ها
(۲) زیاد کردن دما برای کم شدن اثر یون‌ها
(۳) زیاد شدن میزان رشد اکسید در اثر وجود رادیکال‌ها
(۴) کم کردن دما برای زیادشدن میزان رشد

- ۳۵ - در رابطه با انجام پروسه دیفیوژن حرارتی بر روی قسمت مشخصی از سطح ویفر، کدام گزینه نادرست است؟

- (۱) با واریز فتورزیست بر روی ویفر و استفاده از ماسک مناسب، دریچه مورد نظر بر روی فتورزیست باز شده و سپس عمل دیفیوژن انجام می‌گیرد.
(۲) با رشد اکسید بر روی ویفر و استفاده از ماسک مناسب، دریچه مورد نظر بر روی اکسید باز شده و سپس عمل دیفیوژن انجام می‌گیرد.

(۳) در طول مرحله **drive-in** مقدار دانسیته ناخالصی روی سطح کاهش می‌یابد.

(۴) در طول مرحله **Predeposition** مقدار دانسیته ناخالصی روی سطح تغییر نمی‌کند.

- ۳۶ - برای بهبود کیفیت لیتوگرافی نوری، در سیستم‌های لیتوگرافی پروژکشن (**Projection**)، اقدام مناسب کدام است؟

- (۱) برای بهبود NA، DOF را بالا می‌بریم.
(۲) برای بهبود NA، DOF را پایین می‌بریم.
(۳) برای بهبود رزولوشن، NA را بالا می‌بریم.
(۴) برای بهبود رزولوشن، NA را پایین می‌بریم.

- ۳۷ - در مورد etch خشک شیمیایی با استفاده از پلاسمما، گزینه درست کدام است؟

- ۱) ویفرها عمودی قرار می‌گیرند تا etch شدن یکنواخت‌تر انجام گیرد.
- ۲) ویفرها عمودی قرار می‌گیرند تا برخورد یون کمتر باشد.
- ۳) ویفرها افقی قرار می‌گیرند تا برخورد یون کمتر باشد.
- ۴) ویفرها عمودی قرار می‌گیرند تا از تعداد ویفر بیشتری استفاده شود.

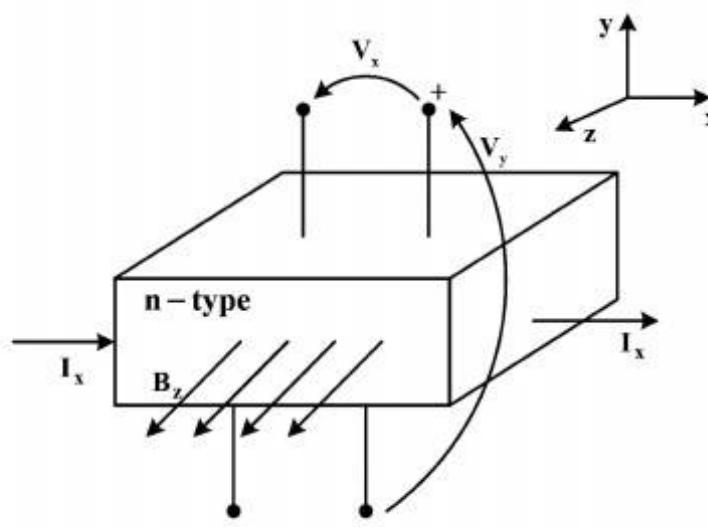
- ۳۸ - کدام مورد، جزء دلایل استفاده از تکنیک‌های مسطح‌سازی (Planarization) در پیاده‌سازی اتصالات (interconnects)، نمی‌باشد؟

- ۱) ایجاد اتصالات مطمئن و جلوگیری از قطعی احتمالی
- ۲) عدم امکان لایه نشانی عایق‌های میان اتصالات به صورت یکنواخت
- ۳) مشکلات حین لیتوگرافی اتصالات
- ۴) هیچ کدام

- ۳۹ - در مورد استفاده از TiN، کدام گزینه نادرست است؟

- ۱) برای خطوط ارتباطی محلی استفاده می‌شود.
- ۲) به صورت ضد انعکاس زیر فتورزیست عمل می‌کند.
- ۳) به عنوان سد نفوذ Al به زیر خود عمل می‌کند.
- ۴) مقاومت آن کمتر از Al است.

- ۴۰ - در آزمایش هال با اعمال I_x و B_z ایستا خواهیم داشت:



$$I_y = 0, V_y = 0 \quad (1)$$

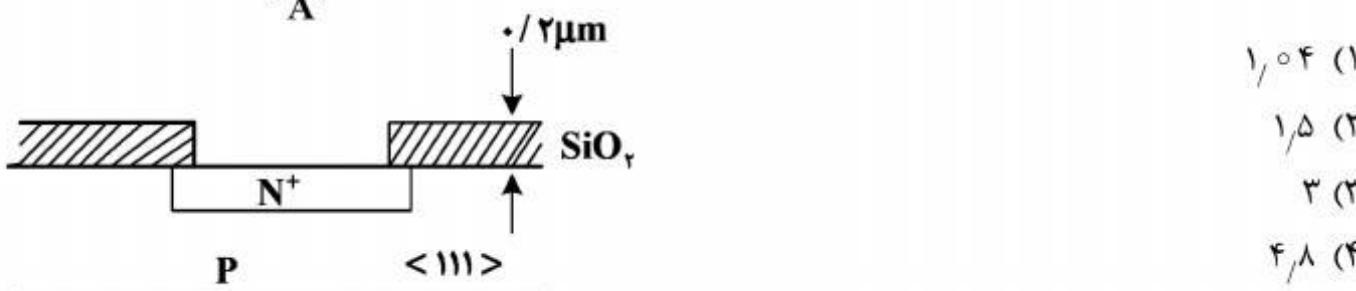
$$I_y = 0, V_y = -B_z \frac{I_x}{qtn} \quad (2)$$

$$I_y = 0, V_y = +B_z \frac{I_x}{qtn} \quad (3)$$

$$I_y = \pm \frac{B_z I_x}{\rho qtn}, V_y = \pm B_z \frac{I_x}{qtn} \quad (4)$$

- ۴۱ - ساختار شکل زیر، تحت عمل اکسیداسیون wet 900°C در دمای 900°C قرار می‌گیرد. در ناحیه با ناخالصی N^{+} مقدار ضریب خطی اکسیداسیون $(\frac{B}{A})$ چهار برابر مقدار آن در نواحی دیگر است. پس از چند ساعت اکسیداسیون، ضخامت اکسید در ناحیه باز N^{+} با ضخامت اکسید در نواحی P یکسان می‌شود؟

$$\frac{x}{B} + \frac{x}{(\frac{B}{A})} = t + \tau, \quad \text{wet } 900^{\circ}\text{C} : B \approx 17 \frac{\mu\text{m}^2}{\text{hr}}, \quad \frac{B}{A} = 25 \frac{\mu\text{m}}{\text{hr}}$$



- ۴۲ - اگر ویفر سیلیکونی p-type با آلایش $C_B = 10^{15} \text{ cm}^{-3}$ داشته باشیم و آن را در معرض کاشت یونی به صورت سطحی با دوز $6.5 \times 10^{13} \text{ cm}^{-2}$ از اتم‌های فسفر قرار دهیم، عمق پیوند pn با شرطی که نمونه ابتدا در دمای 950°C ۰.۵ ساعت و سپس در دمای 1100°C ۰.۵ ساعت و ۰.۵ ساعت در دمای 950°C پیوند نهایی چند نانومتر خواهد شد؟

از روابط زیر می‌توانید استفاده کنید:

$$C(x, t) = \frac{Q}{\sqrt{\pi D t}} \exp\left(-\frac{x^2}{4 D t}\right), \quad C(x, t) = \frac{Q}{\sqrt{D t}} \operatorname{erfc}\left(\frac{x}{2\sqrt{D t}}\right)$$

$$\ln(10) = 2.3$$

T	D($\frac{\text{cm}^2}{\text{s}}$)
950°C	2.99×10^{-15}
1100°C	1.37×10^{-13}

- ۱۳۰ (۱)
۲۲۰ (۲)
۳۱۰ (۳)
۴۰۰ (۴)

- ۴۳ - در کاشت یونی یک ناخالصی در سیلیکون، لایه اکسید با ضخامت 500 \AA در مسیر یون‌ها وجود دارد. مقادیر R_p مربوط به سیلیکون و لایه اکسید به ترتیب $4 \mu\text{m}$ و $5 \mu\text{m}$ در انرژی به کار رفته می‌باشد.

محل ماکزیمم دانسیتۀ ناخالصی در سیلیکون نسبت به سطح سیلیکون در چه عمقی بر حسب A است؟

- (۱) ۲۶۰۰
۳۶۰۰ (۲)
۴۶۰۰ (۳)
۵۶۰۰ (۴)

- ۴۴ برای آلایش سورس و درین یک NMOS، به کمک کاشت یونی آرسنیک، با دوز $4 \times 10^{15} \text{ cm}^{-2}$ و انرژی 5 keV ، حداقل ضخامت گیت پلی سیلیکون چند نانومتر باشد، تا ناحیه کanal تحت تأثیر کاشت یونی قرار نگیرد؟ آلایش اولیه بستر 10^{16} cm^{-3} می‌باشد.

$$C(x) = \frac{Q}{\sqrt{2\pi}\Delta R_p} e^{-\frac{(x-R_p)^2}{2\Delta R_p^2}}, \ln(10) = 2.3$$

از روابط روبرو، می‌توانید استفاده کنید:

As in silicon	R_p	ΔR_p
۵ kev	۳۵nm	۱۵nm

۵۰ (۱)

۷۰ (۲)

۱۱۰ (۳)

۱۳۰ (۴)

- ۴۵ در آزمایش C-V یک ساختار MOS، مقدار ولتاژ آستانه نسبت به حالت مورد انتظار -۳۷- تغییر را نشان

می‌دهد. در صورتی که مقدار خازن $F = 5 \times 10^{15} \text{ F m}^{-2}$ باشد، کدام مورد می‌تواند سبب تغییر فوق شود؟

(۱) بار منفی با مقدار $C = 3 \times 10^{-14} \text{ F}$ در اکسید و در نزدیکی محل اتصال اکسید و سیلیکون

(۲) بار مثبت با مقدار $C = 3 \times 10^{-14} \text{ F}$ در اکسید و در نزدیکی سطح اکسید

(۳) بار مثبت با مقدار $C = 3 \times 10^{-14} \text{ F}$ در اکسید و در نزدیکی محل اتصال اکسید و سیلیکون

(۴) بار مثبت با مقدار $C = 3 \times 10^{-14} \text{ F}$ که به طور یکنواخت در اکسید توزیع شده باشد.

